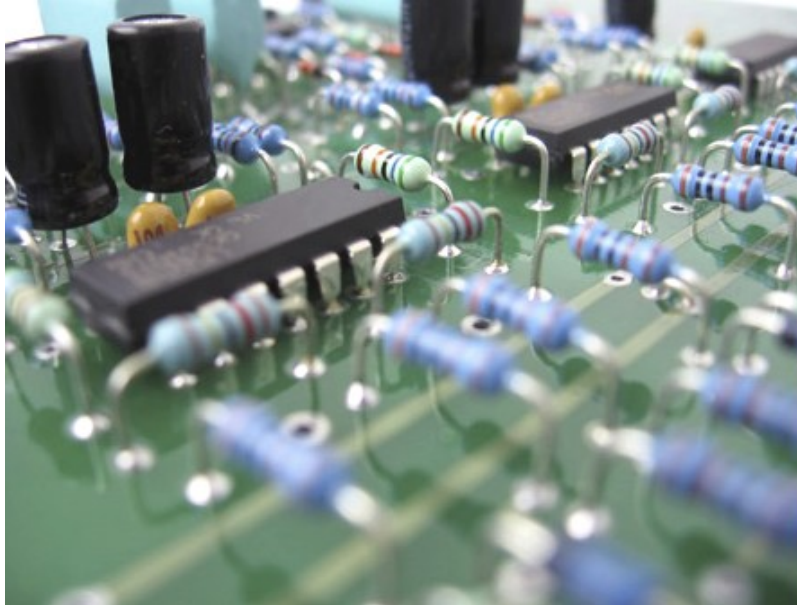




2

ELEKTRONIKA DIGITALA ERANSKINAK

Joseba Alkorta

teknologiabn@gmail.com

2016-03-15

ERANSKINAK

AURKIBIDEA

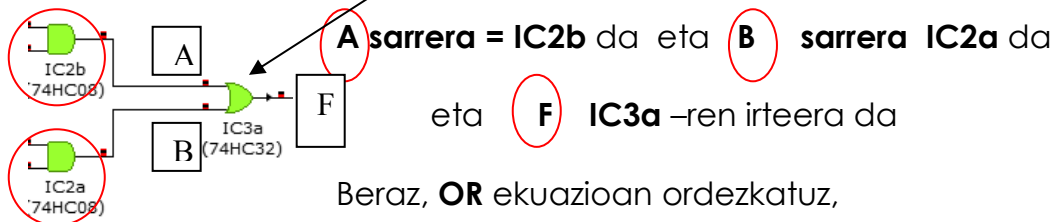
- E1.- [Zirkuitua aztertzen](#)
- E2.- [Funtzioak laburtzen: Karnaugh](#)
- E3.- [Deskodetzailea eta Multiplexadorea egia-taulako funtzioak lortzeko](#)
- E4.- [Txip zerrenda eta irudi batzuk](#)
- E5.- [Zirkuitu logikotik zirkuitu errealera. Txipak erabiliz. Ariketa bat](#)
- E6.- [Ariketen erantzunak](#)
- E7.- [Selektibitateko ariketak ebatzita](#)
- E8.- [Boole Deusto aplikazioaren erabilera](#)
- E9.- [Multiplexarren erabilera bat](#)
- E10.- [Sekuentzial ariketak: Baskulak. Kronogramak](#)
- E11.- [ProtoBoard](#)

E1.- Zirkuitua aztertzen

Ondo ulertzeko, ate logikoen egia-taulak izango dituzue aurrean

. **Irteera (F)** ematen duen ate logikoa **IC3a**, **OR ate logikoa** da, beraz emaitza izango da: **sarreran sartzen diren A + B egia-taularen emaitza**.

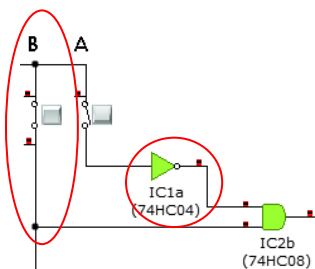
Baina, **zein da kasu honetan A eta zein da B**. Zirkuituan begiratzuz:



$$F = A + B \Rightarrow$$

$$\boxed{IC3a = IC2b + IC2a}$$

Ekuazio nagusia



IC2b AND ate logikoa da, beraz egia-taulak dio emaitza bere sarrerako **A . B = F**

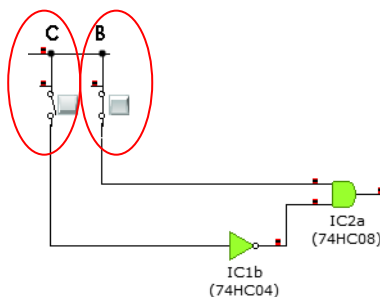
Kasu honetan **A sarrera IC1a** da

B sarrera B etengailua da

Hemendik, **F = IC2b AND** ate logikoaren ekuazioa izango da

$$F = A . B \Rightarrow$$

$$\boxed{IC2b = IC1a . B}$$



IC2a ere AND ate logikoa da, beraz emaitza bere sarrerako **A . B = F**

Kasu honetan **A sarrera B etengailua** da

eta **B sarrera IC1b** da

Beraz, **F = IC2a AND** ate logikoaren ekuazioa izango da

$$F = A . B \Rightarrow$$

$$\boxed{IC2a = B . IC1b}$$

Ekuazio nagusian ordezkatzuz

$$\boxed{IC3a = IC1a . B + B . IC1b}$$

eta **IC1a** eta **IC1b** **NOT** ate logikoak dira, hau da **ukatzaileak** dira, beraz bere sarrerakoaren aurkakoa ateratzen da, sarrera ukatua; IC1a-ren sarreran **A** **etengailua** sartzen da, beraz

$$\text{IC1a} = \overline{A}$$

$$\text{IC1b} = \overline{C}$$

Oraingoan bukatzen dugu matematika:

 gure **LEDa piztuko** da:

$$F = \text{LED} = \overline{A} \cdot B + B \cdot \overline{C}$$

Konplikatu xamarra izan da esplikazioa ezta?

E2.- Funtzioak laburtzen

Funtzioak laburtzeko era desberdinak daude, baina hemen aipatuko ditut bi:

1.- Aljebraikoki

Funtzioak **aljebraikoki** sinplifika daitezke Boolean aljebra aplikatuz. Adibidea

$$F = \bar{A}\bar{B}\bar{C} + \bar{A}BC + A\bar{B}\bar{C} + A\bar{B}C \text{ ekuazio hau honela jar daiteke}$$

$$F = \bar{A}B(\bar{C} + C) + A\bar{B}(\bar{C} + C) \text{ eta jakinez } (\bar{C} + C) = (\bar{B} + B) = 1 \text{ dela}$$

(ikus **Elektronika Digitala Eskuliburua 8.** orrialdean Boole-n postulatuak)

$$\text{gelditzen zaigun ekuazioa da } F = \bar{A}B + A\bar{B}$$

Adibideko ekuazioan lau multzok osatzen dute funtzioa, eta multzoen artean aldagai bakarrik aldatzen denean, binaka hartu dira eta faktore komuna atera; horrela parentesi artean Boole-n postulatu bat gelditzen da beti.

Funtzioa osatzen duten multzoak nahi adina har daitezke laburtzeko ekuazio berean, adibide bezala hurrengo ekuazioan:

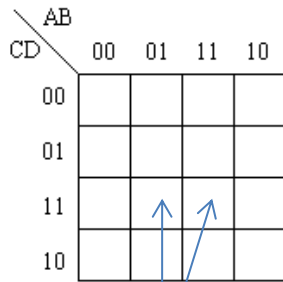
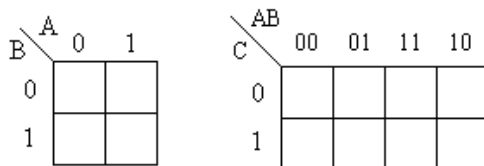
$$F = \bar{A}BC\bar{D} + \bar{A}B\bar{C}\bar{D} + A\bar{B}C\bar{D}$$

1 2 3

$$F = \bar{A}C\bar{D}(B + \bar{B}) + A\bar{B}C\bar{D}(\bar{A} + A) \quad F = \bar{A}C\bar{D} + A\bar{B}C\bar{D}$$

1 eta 2 hartuta 1 eta 3 hartuta

2.- Karnaugh diagramak erabiliz



Adibidez: bi lauki hauen artean
"A" bakarrik aldatzen da

2, 3 eta 4 aldagaiko diagramak azaltzen dira.

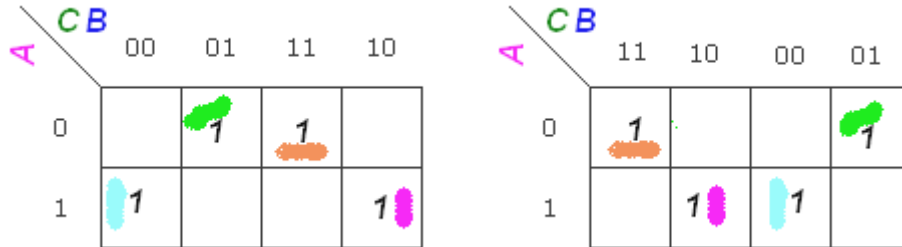
Diagrama hauetan zein aldetan jartzen diren edota zein ordenetan jartzen diren aldagaiak (ABCD) ez dauka garrantzirik.

Garrantzi handia dauka laukien goialdean eta albotan azaltzen diren 0 eta 1 nola kokatzen diren eta horretarako:

beti beharreko araua: parean dauden bi laukien artean aldagai batean desberdinduko dira bakarrik.

Ikusi bit horien ordena horizontalean zein bertikalean: **00 01 11 10**

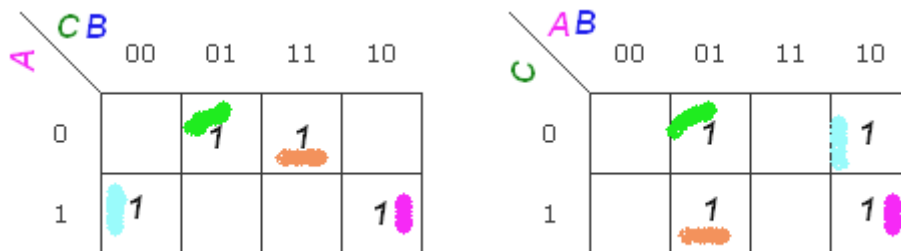
Ondo egongo litzateke ere beste edozein ordena, baina beti araua betez, adibidez hurrengo hau: **11 10 00 01** **Adibide bezala hurrengo irudiak**



Egia-taulatik edo ekuaziotik, diagrama edo taula hauek osatzeko garaietan kontu handia izan **aldagai konbinazio bakoitzari zein lauki tokatzen zaion**.

Adibide bezala ikus ondorengo 3 aldagaiko bi diagrama. **Aldagaien ordena aldatuta dago** baina laukietako batekoak konbinazio berdinean daude jarrita.

$$F = \underline{\bar{A}\bar{B}\bar{C}} + \underline{\bar{A}BC} + \underline{A\bar{B}\bar{C}} + \underline{ABC}$$



Aldagai kopuruak adieraziko digu zenbat laukiko diagrama eraiki. Berreketa egitea besterik ez da

bi aldagai: $2^2 = 4$ laukiko taula

hiru aldagai $2^3 = 8$ laukiko taula

lau aldagai $2^4 = 16$ laukiko taula

Kontuan hartzekoak:

. Egindako **taula horrek mugarik ez dauka**, hau da, goiko laukiak beheko laukiekin lotuta egongo balitz bezala, **hodi baten irudia** izango dugu buruan, eta berdín ezkerreko laukiak jarraitzen dute eskuineko laukiekin lotura, hemen ere hodi bat izango balitz bezala.

. Taulako edozein laukik bere aldamenean horizontalean eta bertikalean dauzkan beste laukiekin aldagai bakarraren diferentzia dauka, baina EZ diagonalean daudenak.

. Funtzioa laburtzeko laukiak binaka, launaka, zortzinaka ... har daitezke.

. **Bi lauki hartzen** direnean **aldagai bat desagertuko da, lau lauki** hartzerakoan **bi aldagai** kentzen dira, **zortzikin 3 aldagai** ...

. **Mantentzen diren aldagaiak** dira, hartu diren lauki horietan **egoera bakarrean mantentzen direnak**, 0an bakarrik edo 1ean bakarrik, eta **kenduko duguna** izango da egoera **bietan azaltzen dena 0 eta 1ean**.

. **Lauki bera nahi den adina aldiz erabili daiteke** beste laukiekin laburtzeko.

. Lortu behar den funtzio laburtua ahal den txikiena izan behar du, hau da, ahal diren lauki kopuru handienak lotuz egindakoa.

. Lauki bat bakarrik gelditu daiteke, laburtu ezinik; orduan aldagai guztiak hartzen dute parte.

. Horizontalean eta bertikalean har daitezke laukiak baina inoiz ez diagonalean

Hobeto ulertzeko adibide batzuk:

		A B			
C		00	01	11	10
	0	0	1	0	0
	1	1	1	1	0

$$F = \bar{A}B + \bar{A}C + \bar{B}C$$

		A B			
C		00	01	11	10
	0	1	0	0	1
	1	1	0	1	0

$$F = \bar{A}\bar{B} + \bar{B}\bar{C} + \bar{A}BC$$

		A B			
C D		00	01	11	10
	00	1	0	1	1
	01	1	0	1	1
	11	1	0	0	1
	10	1	0	0	1

$$F = \bar{A}\bar{C} + \bar{B}$$

		A B			
C D		00	01	11	10
	00	1	0	1	1
	01	0	1	1	1
	11	1	0	1	0
	10	1	0	0	1

$$F = \bar{A}\bar{B}C + \bar{B}\bar{C}D + \bar{A}\bar{C} + \bar{B}\bar{D} + \bar{A}BD$$

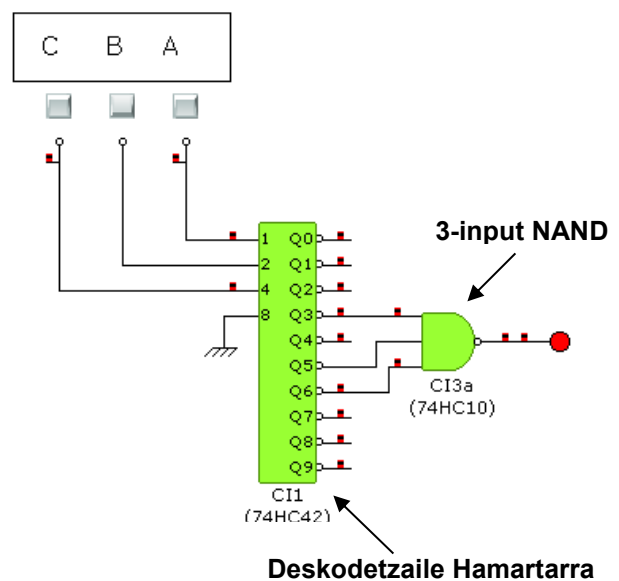
E3.- Deskodetzailea eta Multiplexadorea egia-taulako funtzioak lortzeko

Egia-taulatik ateratako funtzioak orain arte ate logikoak erabiliz diseinatu dira zirkuituak, baina aukera dago ere, Deskodetzaileak eta Multiplexadoreak erabiliz diseinatzea zirkuituak.

Adibide bezala lehen egindako egia-taula (**5a** atalean) oraingoan deskodetzailea eta multiplexadorea erabiliz nola lortu.

a.- Deskodetzaile hamartarra

	C	B	A	LED
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	1
6	1	1	0	1
7	1	1	1	0



OHARRA: Zirkuitua egiterakoan, Crocodileren "Entradas Salidas digitales" karpetakoak erabili dira

Nola egin den zirkuitua ulertzeko:

- . **8 sarrera "0" edo negatibora** konektatu da zeren 3 sarrera (A, B, C) bakarrik dauzkagu
- . **A, B eta C** etengailuak ordenan konektatu dira sarreretan
- . Egia-taulan 3 irteeretan daukagu "1" beraz konektatzen dugu NAND 3 sarrerakoa (begiratu NAND egia-taula)
- . Egiaztatu badabilela, kasu honetan 0110 (6) jarri da eta piztuta dago irteeran

b.- Multiplexadorea

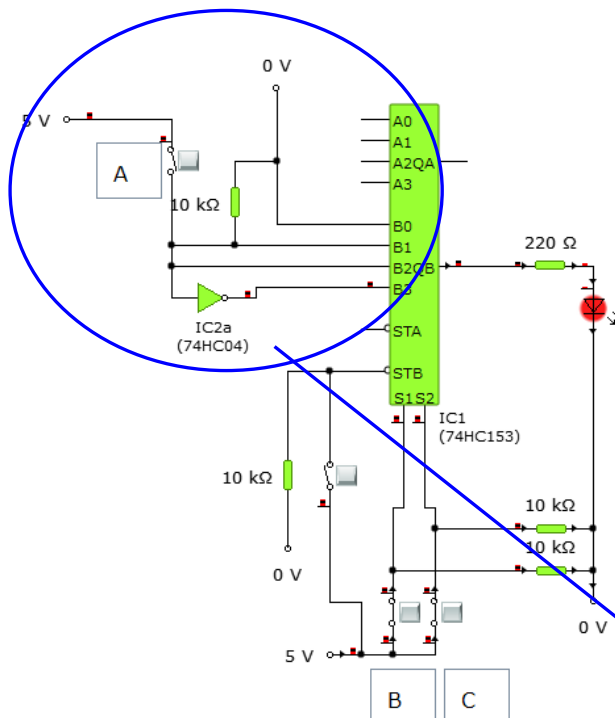
	C	B	A	LED
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	1
6	1	1	0	1
7	1	1	1	0

Nola egiten da?

Egia-taulan dauzkagun sarrera kopurua baino bat gutxiagoko **“aukeratzeko hanka”** dauzkan multiplexadorea aukeratzen da.

Hau da, 4 sarrera baditugu orduan multiplexadorea izango da aukeratzeko 3 hanka dauzkana

Kasu honetan **3 sarrerako egia-taula daukagu**, beraz 2 aukeratzeko hanka dauzkana aukeratu da, honek esan nahi du $2^2 = 4$ sarrerako multiplexadorea.



Kasu praktikoan **74153** da eta txipak bere barnean **bi (2) multiplexadore dauzka A eta B**, eta horietatik bat aukeratu da, konkretuki **B** erabili da.

Egia-taulan begiratu, **A sarrera multiplexadorearen sarreran** erabili da eta **B eta C “aukeratzeko hanketan”** konektatuko dira.

Egia-taulako LED irteeran begiratu zer gertatzen den **B,C konbinazio bakoitzean A sarrerarekiko.**

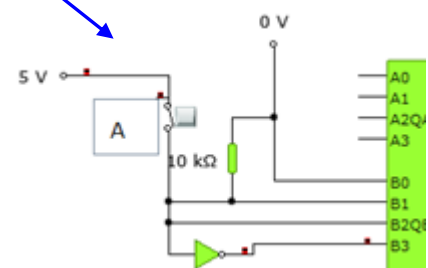
- Egia-taulan egiaztatu eta zirkuitua aztertu:

.. **C,B = 0** denean **A=0** izan edo **A=1** izan LEDa beti **“0”** (ikus zirkuituan B0)

.. **C=0 B=1** denean, **A=0** denean **LED = 0** eta **A=1** denean **LED=1** (ikus B1)

.. **C=1 B=0** denean aurrekoaren berdina (ikus B2)

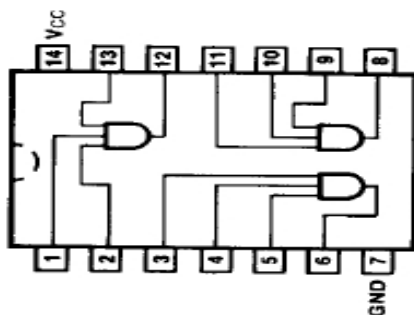
.. **C,B = 1** denean **A=0** denean **LED=1** eta **A=1** **LED=0** beraz, **Aren aurkakoa**



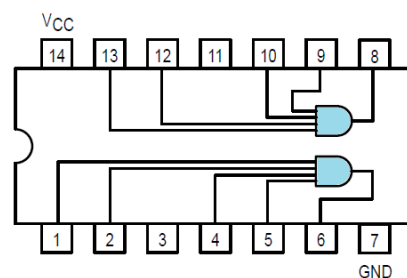
E4.- Txip zerrenda eta irudi batzuk

7400	4011	2-input NAND
7404	4049 4069	hex INVERTER
7408	4081	2-input AND
7410	4023	3-input NAND
7411	4073	3-input AND
7414	4106	schmitt trigger INVERTER
7420	4012	4-input NAND
7421	4082	4-input AND
7432	4071	2-input OR (4072 4-input OR), 4075 (3-input OR)
7442	4028	BCD to DECIMAL decoder
7447	4511	BCD to 7 segment
7476	4027	dual J-K flip-flop
74109		dual J-Not-K positive-edge-triggered flip-flop
74112		dual J-K negative-edge-triggered flip-flop
74151		8-line to 1-line data selector/multiplexer
74153		dual 4-line to 1-line data selector/multiplexer
74190 4510		synchronous up/down decade counter
74196		presetable decade counter/latch
74247		BCD to 7-segment decoder/driver with 15 V open collector outputs
74321		crystal-controlled oscillators with F/2 and F/4 count-down outputs
74447		bcd-to-seven-segment decoders/drivers, low voltage version of 74247

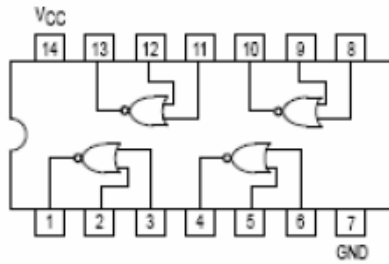
7411, 3-input AND



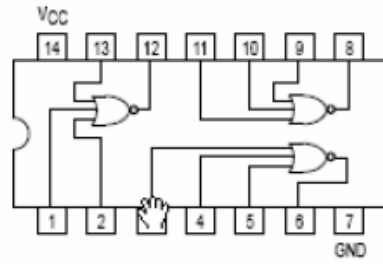
7421, 4-input AND



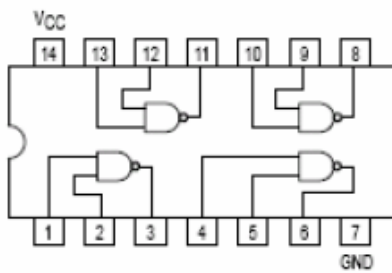
7402, 72LS02 2-input NOR



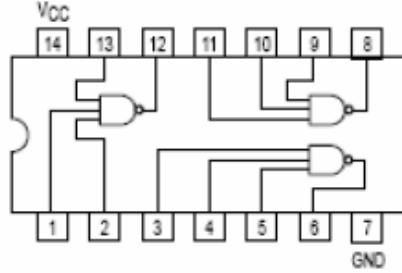
7427, 74LS27 3-input NOR



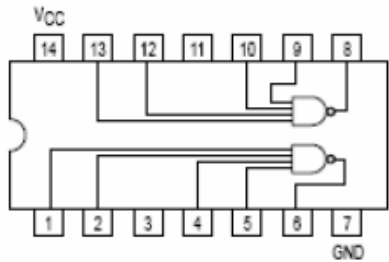
7400, 74LS00 2-input NAND



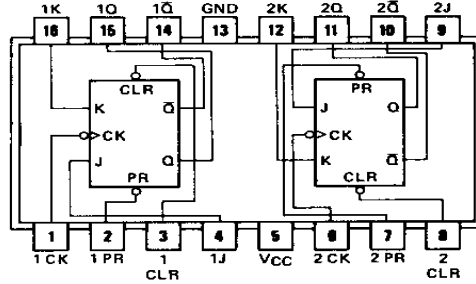
7410, 74LS10 3-input NAND



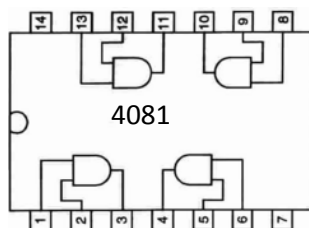
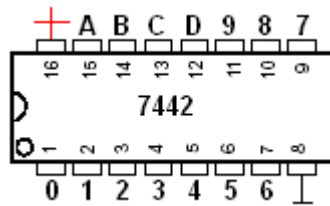
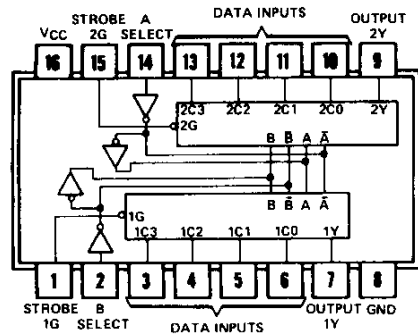
7420, 74LS20 4-input NAND



7476



74153



E5.- Zirkuitu logikotik zirkuitu errealera. Txipak erabiliz

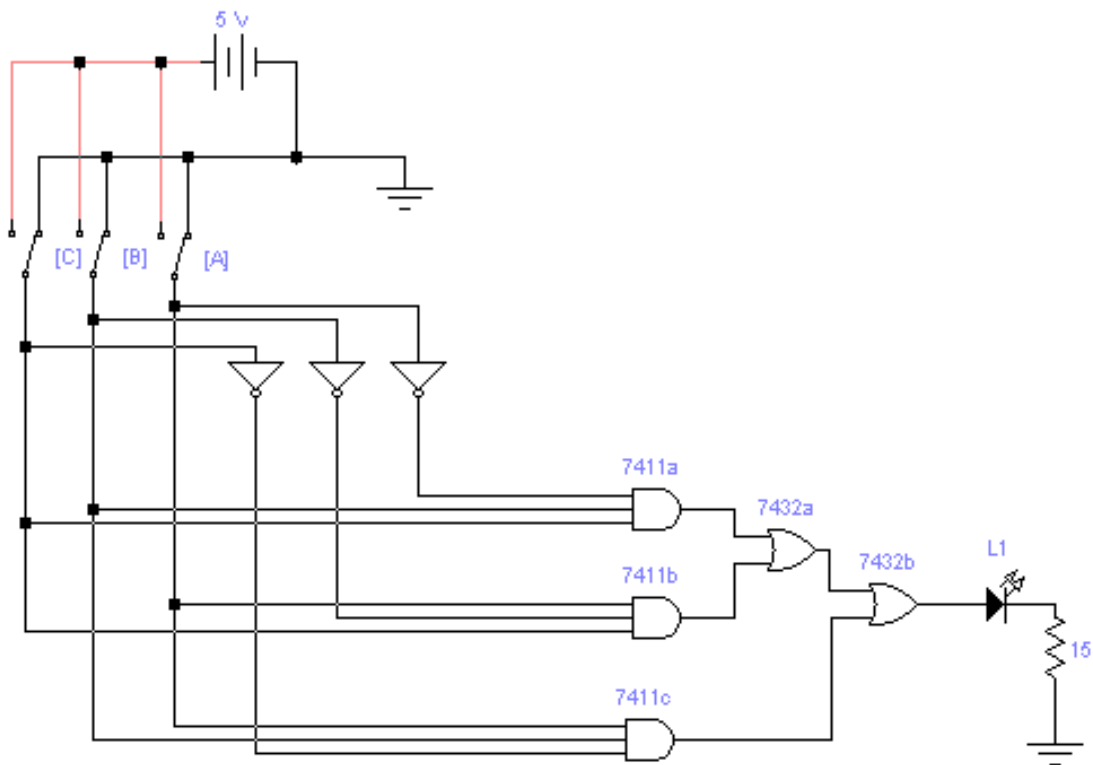
- 1.- Gela bateko argiak pizteko hiru (3) etengailu erabiltzen dira.
 . Hauetako bi etengailu bakarrik emanda daudenean piztuko dira argiak.
 . Beste kasu guztietan itzalita.

a.- EGIA-TAULA

C	B	A	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

b.- ECUAZIOA: $F = \overline{A}BC + A\overline{B}C + AB\overline{C}$

c.- Zirkuitua ATE LOGIKOAK erabiliz

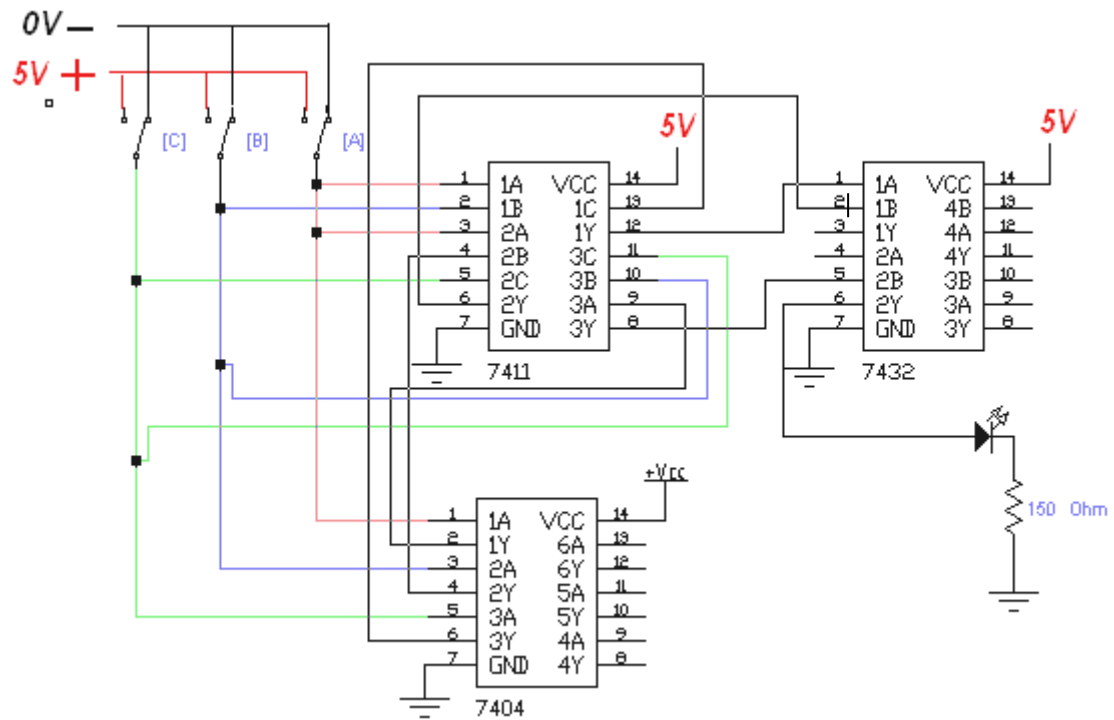


d.- Zirkuitu erreala TTL erako TXIPak erabiliz

7404: INBERTSOREA

7411: AND 3 INPUT

7432: OR 2 INPUT



E6.- Ariketen erantzunak

7A1.- Egia-Taulatik ekuazioa aterata

1a.- $F = \bar{a}\bar{b} + \bar{a}b$

1b.- $F = \bar{a}\bar{b} + \bar{a}b$

1c.- $F = \bar{a}\bar{b} + \bar{a}b$

1d.- $F = \bar{a}b + \bar{a}b$

2a.- $F = \bar{a}\bar{b}\bar{c} + \bar{a}b\bar{c} + \bar{a}bc$

2b.- $F = \bar{a}\bar{b}\bar{c} + \bar{a}b\bar{c} + \bar{a}bc$

2c.- $F1 = \bar{a}\bar{b}\bar{c} + \bar{a}b\bar{c} + \bar{a}bc + \bar{a}bc + \bar{a}bc$

$F2 = \bar{a}\bar{b}\bar{c} + \bar{a}b\bar{c} + \bar{a}bc + \bar{a}bc$

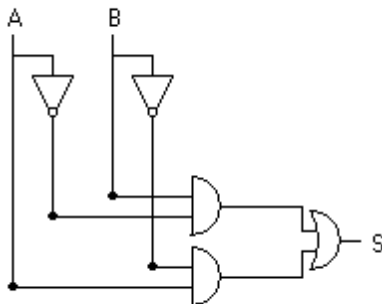
3a.- $F = \bar{a}\bar{b}\bar{c}\bar{d} + \bar{a}bcd$

3b.- $F = \bar{a}\bar{b}\bar{c}\bar{d} + \bar{a}bcd + \bar{a}bcd + \bar{a}bcd$

7A2.- Ekuaziotik zirkuitua aterata

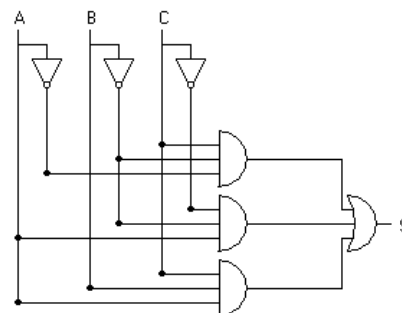
1a.- $F = \bar{a}b + \bar{a}b$

		B	
		0	1
A	0	0	1
	1	1	0



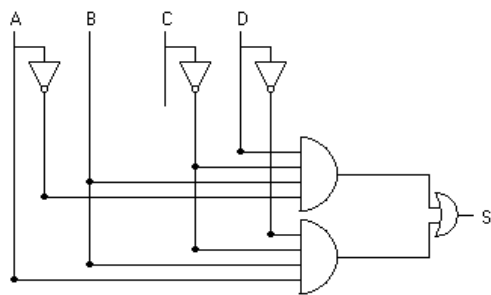
2a.- $F = \bar{a}\bar{b}\bar{c} + \bar{a}b\bar{c} + \bar{a}bc$

		C B			
		00	01	11	10
A	0	0	0	0	1
	1	1	0	1	0



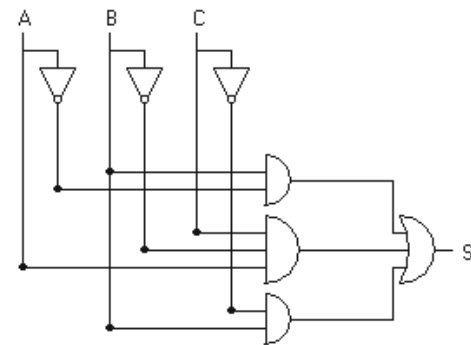
3a.- $F = \overline{b}cd + b\overline{c}d$

D \ C				
	00	01	11	10
B \ A	00	01	11	10
	0	0	0	0
01	0	0	0	0
11	1	0	0	0
10	0	0	0	1



2.- $F = A\overline{B}C + \overline{A}B + B\overline{C}$

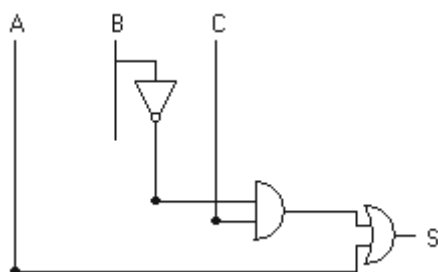
C \ B				
	00	01	11	10
A	00	01	11	10
	0	1	1	0
1	0	1	0	1



3.- $F = AB + AC + \overline{A}\overline{B}C + A\overline{B}$

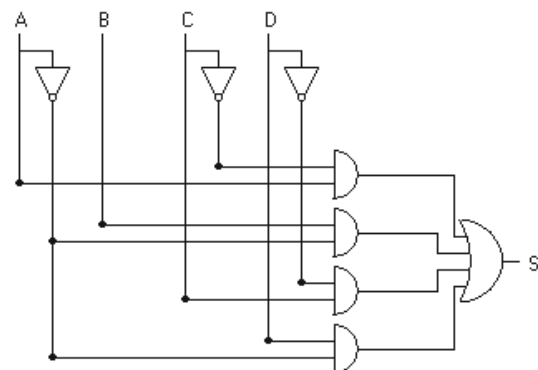
A \ B				
	00	01	11	10
C	00	01	11	10
	0	0	1	1
1	1	0	1	1

$$F = 4 + \overline{B}C$$



4.- $F = \overline{B}C\overline{D} + \overline{A}D + B\overline{D} + A\overline{C}$

D \ C				
	00	01	11	10
B \ A	00	01	11	10
	0	1	1	1
01	1	1	0	1
11	1	1	0	1
10	1	1	1	1



7A3.- Zirkuitutik ekuazioa aterata

1.- $LED = \overline{A}\overline{B} + 3C$

2.- $LED = \overline{A}C + 3\overline{C}\overline{D} + \overline{A}BD + C\overline{D}$

3.1- $LED = AB$

3.2- $LED = B\overline{D}$

7A4.- Laburtu ondorengo funtzioak

1.- 7A ataleko egia-tauletatik (2a,b eta 3a,b .- ataleko ariketak) ateratako ekuazioak laburtu

2a

		C B			
		00	01	11	10
A	0	0	0	0	1
	1	1	0	1	0

$$F = \overline{A}\overline{B}\overline{C} + \overline{A}\overline{B}C + \overline{A}BC$$

2b

		C B					
		00	01	11	10		
A	0	1	0	0	1		
	1	0	0	0	1		

$$F = \overline{A}\overline{B} + 3C$$

2c.- F1

		C B			
		00	01	11	10
A	0	0	1	1	0
	1	1	1	1	0

$$F1 = B + \overline{A}\overline{C}$$

2c.- F2

		C	B				
	A			00	01	11	10
	0			1	1	0	1
	1			1	0	0	0

$$F2 = \overline{A}\overline{B} + \overline{A}\overline{C} + 3\overline{C}$$

3a

		D C			
		00	01	11	10
B A	00	0	0	0	0
	01	0	0	0	0
	11	1	0	0	0
	10	0	0	0	1

$$F = ABC\bar{D} + \bar{A}BCD$$

3b

		D C			
		00	01	11	10
B A	00	0	0	0	0
	01	0	0	0	0
	11	1	1	0	0
	10	0	0	1	1

$$F = ABD + \bar{A}BD$$

$$2.- F = \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}BC\bar{D} + \bar{A}\bar{B}CD + ABCD$$

		D C			
		00	01	11	10
B A	00	0	0	0	0
	01	0	0	0	0
	11	1	1	1	1
	10	0	0	0	0

$$F = AB$$

$$3.- F = \bar{A}\bar{B}CD + \bar{A}BC + \bar{A}BCD + \bar{A}\bar{B}CD + \bar{A}\bar{C}\bar{D} + \bar{A}\bar{C}D$$

		D C			
		00	01	11	10
B A	00	0	1	0	1
	01	0	1	0	1
	11	0	1	1	0
	10	0	0	0	1

$$F = ABC + \bar{A}\bar{C}D + \bar{A}\bar{C}\bar{D} + \bar{A}\bar{C}D$$

4.- $F = \bar{A}\bar{B}CD + \bar{A}BCD + A\bar{B}\bar{C}D + \bar{A}\bar{B}\bar{C}D + \bar{A}BC\bar{D} + 3CD$

		D C			
A	B	00	01	11	10
	00	0	0	1	1
	01	0	0	0	0
	11	0	0	1	1
	10	0	1	1	0

$$F = ABD + \bar{A}BC + \bar{A}\bar{B}D$$

5.- $F = \bar{A}\bar{B}\bar{C} + A\bar{B}\bar{C}D + 3D + \bar{A}\bar{D} + \bar{A}\bar{B}\bar{C} + 3\bar{C}D$

		D C			
A	B	00	01	11	10
	00	1	0	1	1
	01	1	1	1	1
	11	1	1	1	0
	10	0	0	1	0

$$F = \bar{A}\bar{D} + 3\bar{C} + 3D$$

7A5.- Arazoaren planteamendutik zirkuitua atera

Ariketa hauek egiterakoan ondorengo urratsak ematea aholkatzen da:

- . Egia-taula osatu
- . Boole_Deusto_eu erabili laburtzeko
- . Zirkuitu logikoa atera
- . Simulatu "Simulador de circuitos" erabiliz.
- . Muntatu protoboard-ean txipak erabiliz (errazak bakarrik muntatu)

1.- Hiru sentsoreko (edo aldagaiko) sistema batean sentsore bakarra edo hirurak aktibatuta daudenean eman behar du irteera. Beste era batera esanda, bonbilla bat pizteko hiru sentsoreetako bat, eta bakarrik bat, aktibatu behar du edo bestela hirurak.

a.- Egia-taula osatu

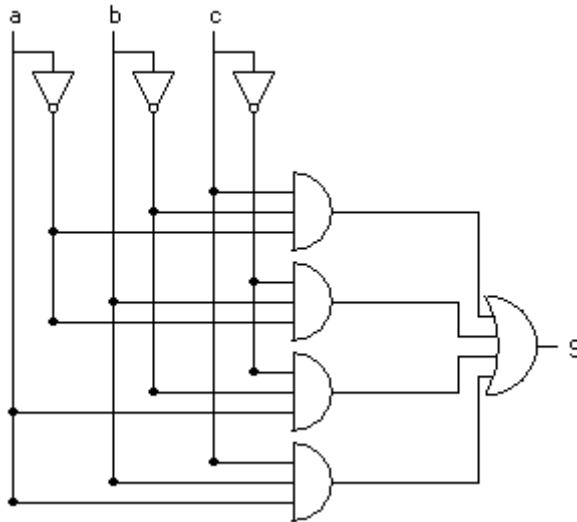
	C	B	A	F
0	0	0	0	0
1	0	0	1	1
2	0	1	0	1
3	0	1	1	0
4	1	0	0	1
5	1	0	1	0
6	1	1	0	0
7	1	1	1	1

b.- Boole-Deusto aplikazioa laburtzeko erabilita

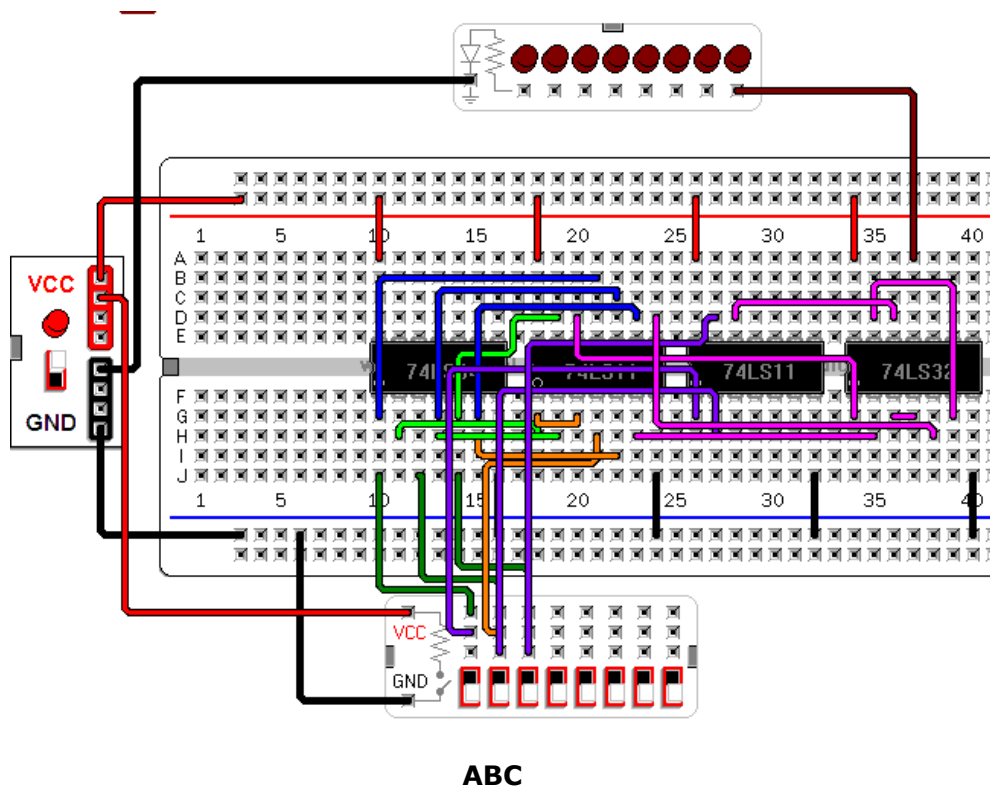
		c b			
		00	01	11	10
a	0	0	1	0	1
	1	1	0	1	0

$$F = \overline{A}.\overline{B}C + \overline{1}B\overline{C} + \overline{1}B\overline{C} + 1BC$$

C.- Zirkuitu logikoa atera



d.- Circuitos (097 bertsioa) simulagailuan eraiki



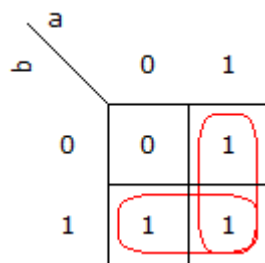
TXIPAK: (1) 7404, (2) 7411, (1) 7432

2.- Biltegiko txirrina jotzeko bi pultsadore daude: atez kanpotik bat, eta bestea atea irekitzen denean honek zanpatzen duena. Txirrinak joko du bietako bat edo biak zanpatzen direnean.

a.- Egia-taula

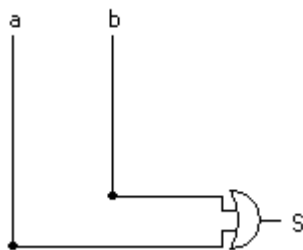
B	A	F
0	0	0
0	1	1
1	0	1
1	1	1

b.- Boole-Deusto laburtzeko



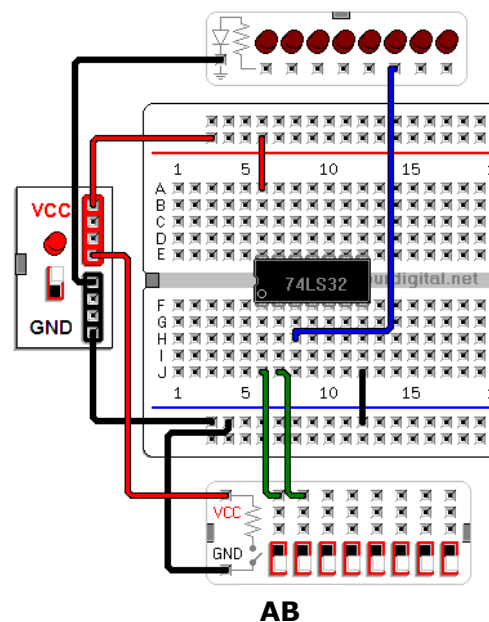
$$F = A + B$$

c.- Zirkuitu logikoa atera



d.- Circuitos simulagailuan eraiki

TXIPA: (1) 7432



3.- Gela bateko hiru (3) sentsoretik gutxienez 2 aktibatuta badaude LED bat piztea nahi da.

a.- Egia-taula

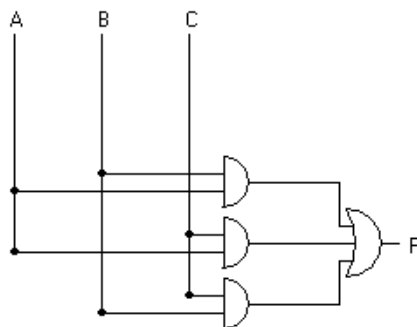
	C	B	A	F
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	1
6	1	1	0	1
7	1	1	1	1

b.- Boole-Deusto laburtzeko

C B					
		00	01	11	10
A	0	0	0	1	0
	1	0	1	1	1

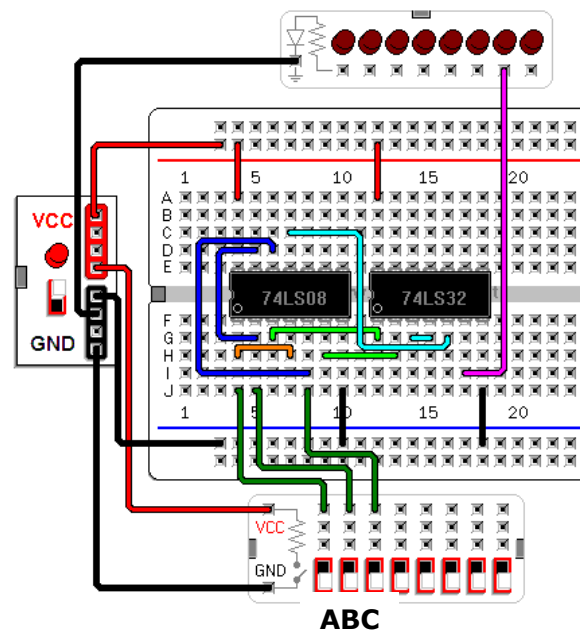
$$F = AB + AC + CB$$

c.- Zirkuitu logikoa atera



d.- Circuitos simulagailuan eraiki

TXIPAK: (1) 7408, (1) 7432



4.- Soinu desberdineko bi txirrin (T1, T2) eta hiru sentsoare (A, B, C) jarri ditugu jolas leku batean. Txirrinak egoera hauetan bakarrik jo dezakete:

- . A sentsoarea bakarrik aktibatzen denean T1 aktibatuko da
- . B eta C biak bakarrik aktibatzen direnean T1 aktibatuko da
- . T2 aktibatuko da C bakarrik aktibatzen denean
- . T1 eta T2 aktibatuko dira hirurak detektatzen direnean

a.- Egia-taula

	C	B	A	T1	T2
0	0	0	0	0	0
1	0	0	1	1	0
2	0	1	0	0	0
3	0	1	1	0	0
4	1	0	0	0	1
5	1	0	1	0	0
6	1	1	0	1	0
7	1	1	1	1	1

b.- Boole-Deusto laburtzeko

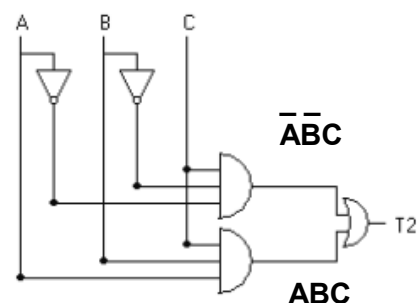
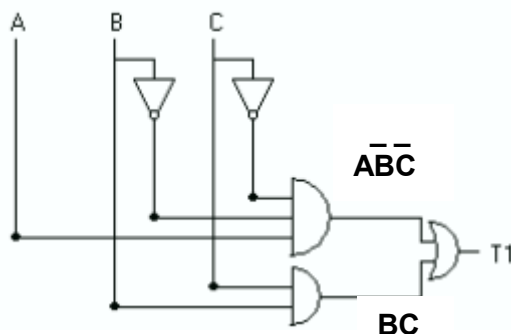
	C B	00	01	11	10
0		0	0	1	0
1		1	0	1	0

$$T1 = \overline{A}\overline{B}\overline{C} + 3C$$

	C B	00	01	11	10
0		0	0	0	1
1		0	0	1	0

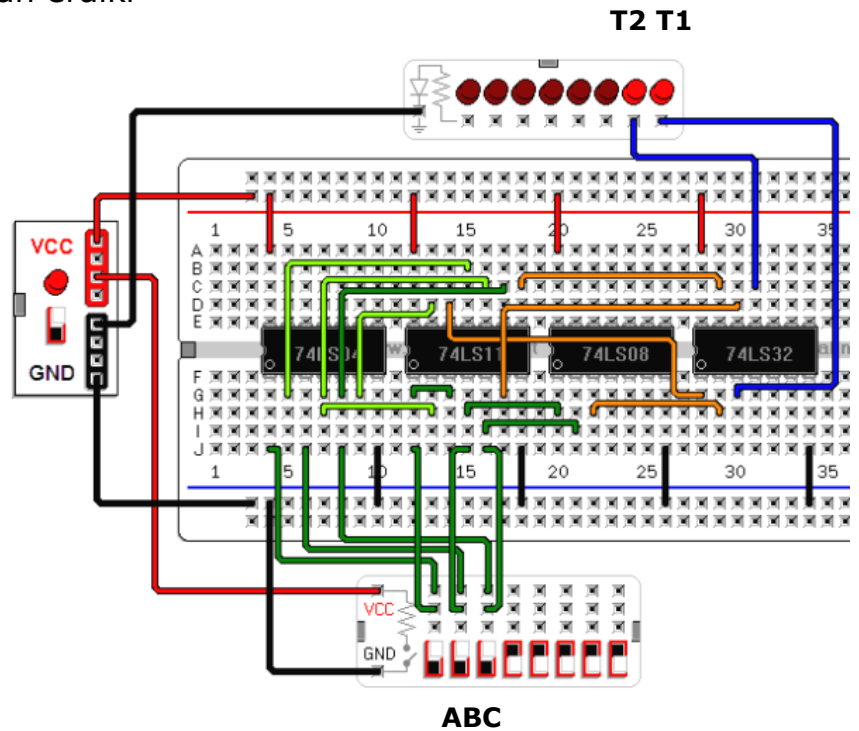
$$T2 = ABC + \overline{1}\overline{B}\overline{C}$$

c.- Zirkuitu logikoa atera



d.- Circuitos simulagailuan eraiki

TXIPAK : (1) 7404
(1) 7411
(1) 7408
(1) 7432



5.- Lau pultadore ordena bat jarraituz sakatzuz gero, kutxa bat irekitzen da. Aldi berean bi pultadore edo gehiago batera sakatzuz gero, alarma martxan jarriko da. Burutu ezazu alarmaren eskema.

a.- Egia-taula

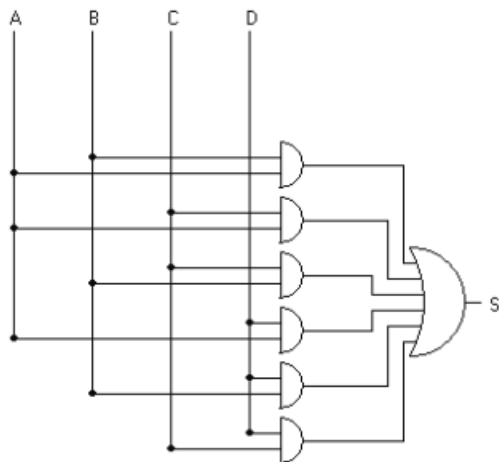
D	C	B	A	F1
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

b.- Boole-Deusto laburtzeko

D \ C				
	00	01	11	10
A \ B				
00	0	0	1	0
01	0	1	1	1
11	1	1	1	1
10	0	1	1	1

$$F = AB + AC + AD + BC + BD + DC$$

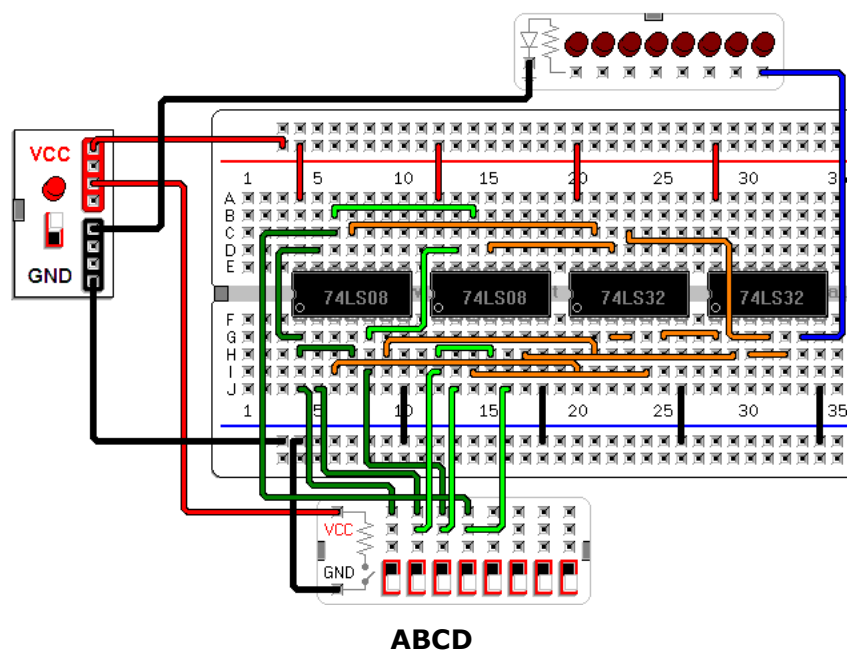
c.- Zirkuitu logikoa atera



d.- Circuitos simulagailuan eraiki

TXIPAK:

- (1) 7404
- (1) 7408
- (2) 7432



6.- L1 eta L2 bonbillak pizteko lau pultsadore (A, B, C, D) erabiltzen dira. Bonbillak piztuko dira baldintza hauen arabera:

- . Bat bera pultsatu gabe, L2 pizten da
- . C pultsatuz gero, L1 eta L2 pizten dira
- . A, B eta D pultsatuz gero, L1
- . A, B eta C pultsatuz gero, L2
- . Laurak pultsatuz gero, L1
- . Beste edozein konbinazioaren aurrean biak itzalia

a.- Egia-taula

D	C	B	A	L1	L2
0	0	0	0	0	1
0	0	0	1	0	0
0	0	1	0	0	0
0	0	1	1	0	0
0	1	0	0	1	1
0	1	0	1	0	0
0	1	1	0	0	0
0	1	1	1	0	1
1	0	0	0	0	0
1	0	0	1	0	0
1	0	1	0	0	0
1	0	1	1	1	0
1	1	0	0	0	0
1	1	0	1	0	0
1	1	1	0	0	0
1	1	1	1	1	0

b.- Boole-Deusto laburtzeko

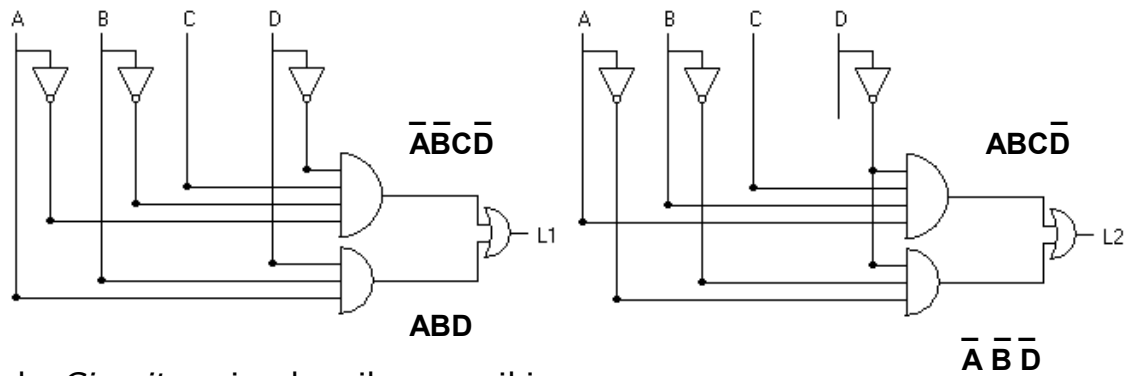
D C		00	01	11	10
B A	00	0	1	0	0
	01	0	0	0	0
	11	0	0	1	1
	10	0	0	0	0

$$L1 = ABD + \overline{1}BC\overline{D}$$

D C		00	01	11	10
B A	00	1	1	0	0
	01	0	0	0	0
	11	0	1	0	0
	10	0	0	0	0

$$L2 = \overline{A}BD + 1BC\overline{D}$$

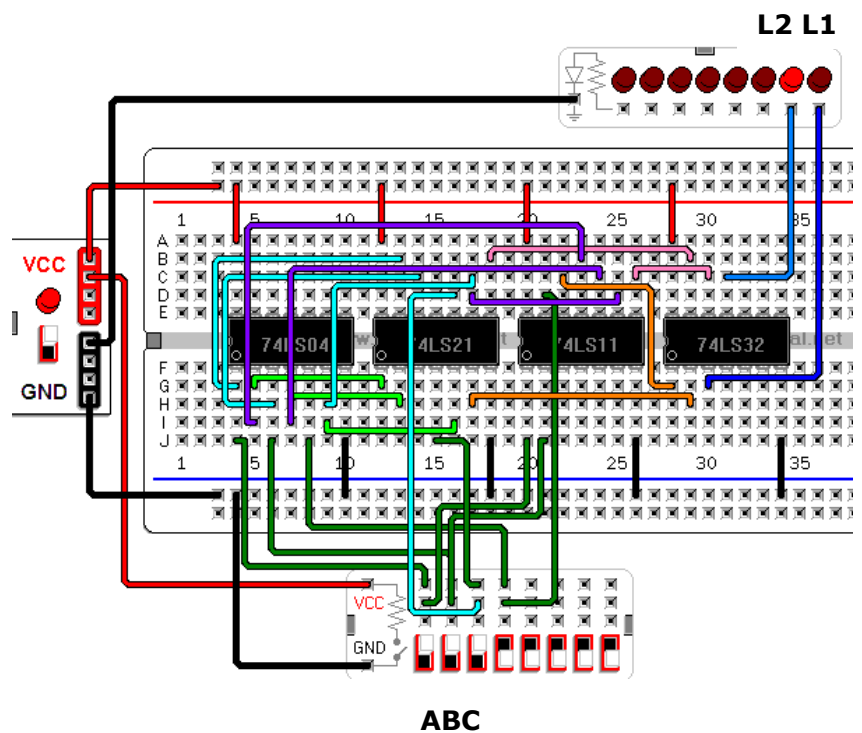
c.- Zirkuitu logikoa atera



d.- Circuitos simulagailuan eraiki

TXIPAK :

- (1) 7404
- (1) 7411
- (1) 7421
- (1) 7432



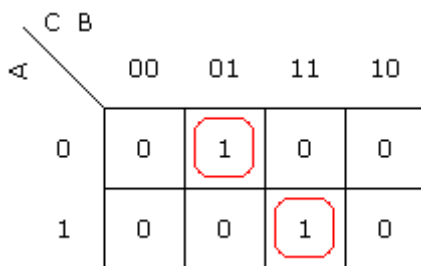
7.- Bi motor (M1, M2), hiru etengailuz (A, B, C) agindu nahi dira:

- . Itxita badago B, baina ez beste biak, M1 abiatuko da
- . Itxita badago C, baina ez beste biak, M2 abiatuko da
- . Hirurak itxita badaude, biak, M1 eta M2 abiatuko dira
- . Beste egoera guztietan geldirik daude

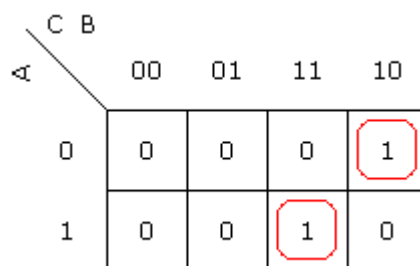
a.- Egia-taula

	C	B	A	M1	M2
0	0	0	0	0	0
1	0	0	1	0	0
2	0	1	0	1	0
3	0	1	1	0	0
4	1	0	0	0	1
5	1	0	1	0	0
6	1	1	0	0	0
7	1	1	1	1	1

b.- Boole-Deusto laburtzeko

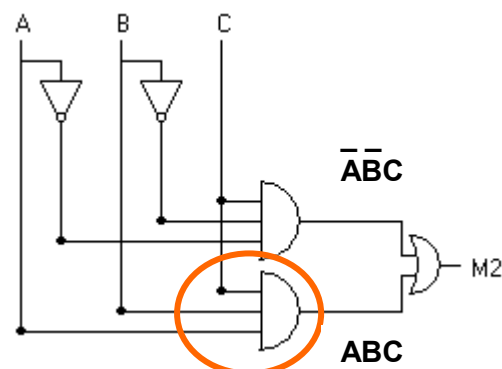
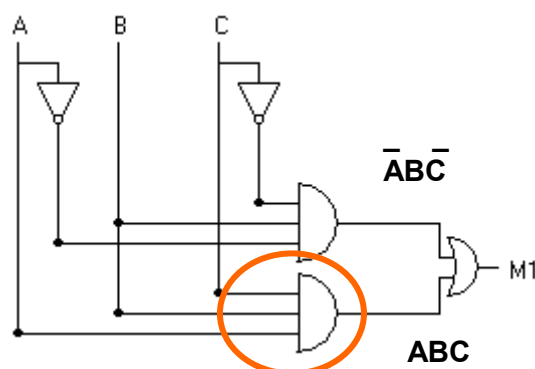


$$M1 = ABC + \bar{A}\bar{B}\bar{C}$$



$$M2 = ABC + \bar{A}\bar{B}C$$

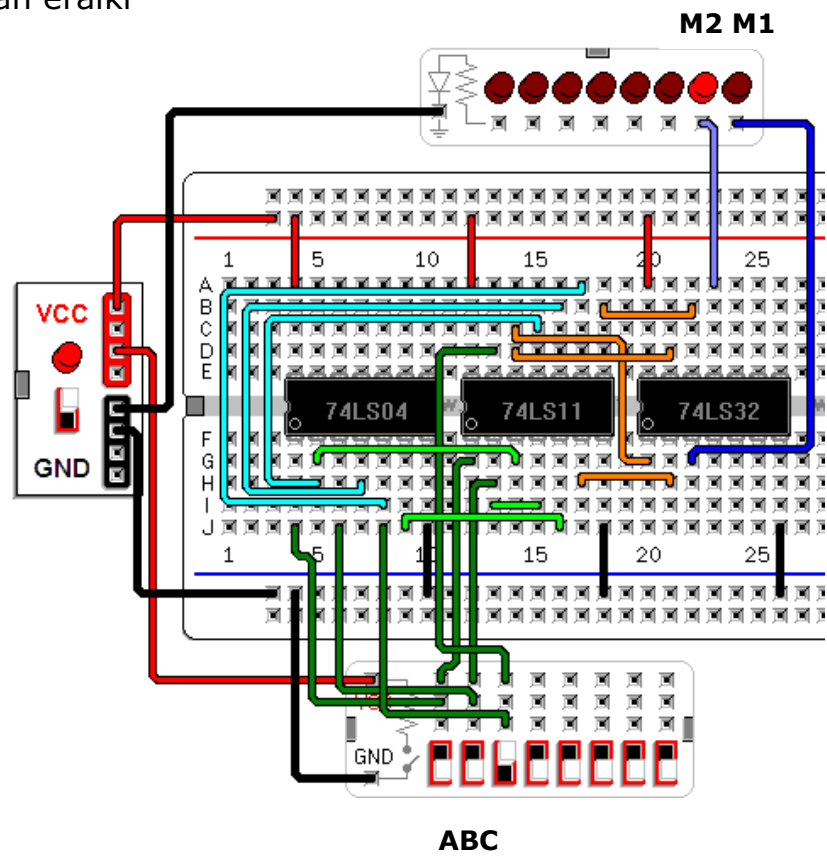
c.- Zirkuitu logikoa atera



Zirkuitua erreala eraikitzerakoan, txipak erabiliz, kontuan izango dugu ABC multzoa ekuazio bietan daukagula, beraz, behin bakarrik kableatuko dugu ABC eta irteera berdinetik bi lekutara eraman: M1 eta M2ra

d.- *Circuitos simulagailuan eraiki*

TXIPAK : (1) 7404
(1) 7411
(1) 7432



8.- Ikastetxean landareak ureztatzeko arazoekin dabilenez, erabaki dute automatikoki ureztatzeko sistema bat prestatzea.

Funtzionamendua era honetakoa izan behar du:

- . gabez ureztatuko dira
- . ur deposituan urik ez badago ez da aktibatuko
- . landareen lurra lehorra baldin badago ureztatuko da, bestela ez

a.- Egia-taula

	Ura	LDR	Hez	Moto-bonba
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	0
4	1	0	0	0
5	1	0	1	1
6	1	1	0	0
7	1	1	1	0

Inportantea da jakitea egoera bakoitza zeri dagokion, horren arabera ekuazio aldatuko da

Ura badago = 1
ez dago = 0

LDR eguna = 1
gaua = 0

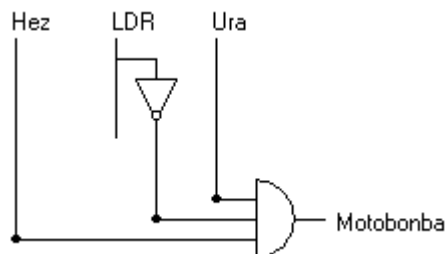
Hezetasuna badago = 0
lehorra dago = 1

b.- Boole-Deusto laburtzeko

Irteera konbinazio bakar baten aurrean aktibatzen da:

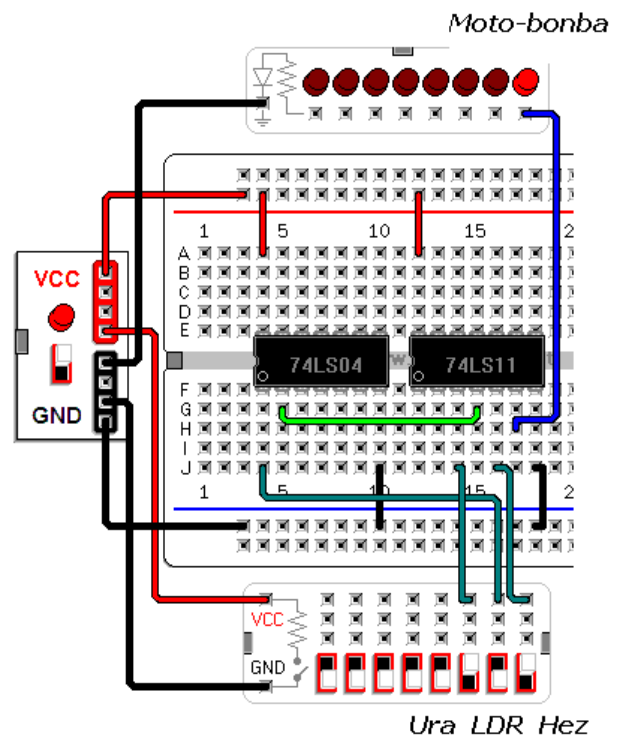
$$\text{Moto-bonba} = \text{Ura} \cdot \overline{\text{LDR}} \cdot \text{Hez}$$

c.- Zirkuitu logikoa atera



d.- *Circuitos* simuladorean eraiki

TXIPAK : (1) 7404
(1) 7411



Zirkuitu praktikoa eraikitzerakoan:

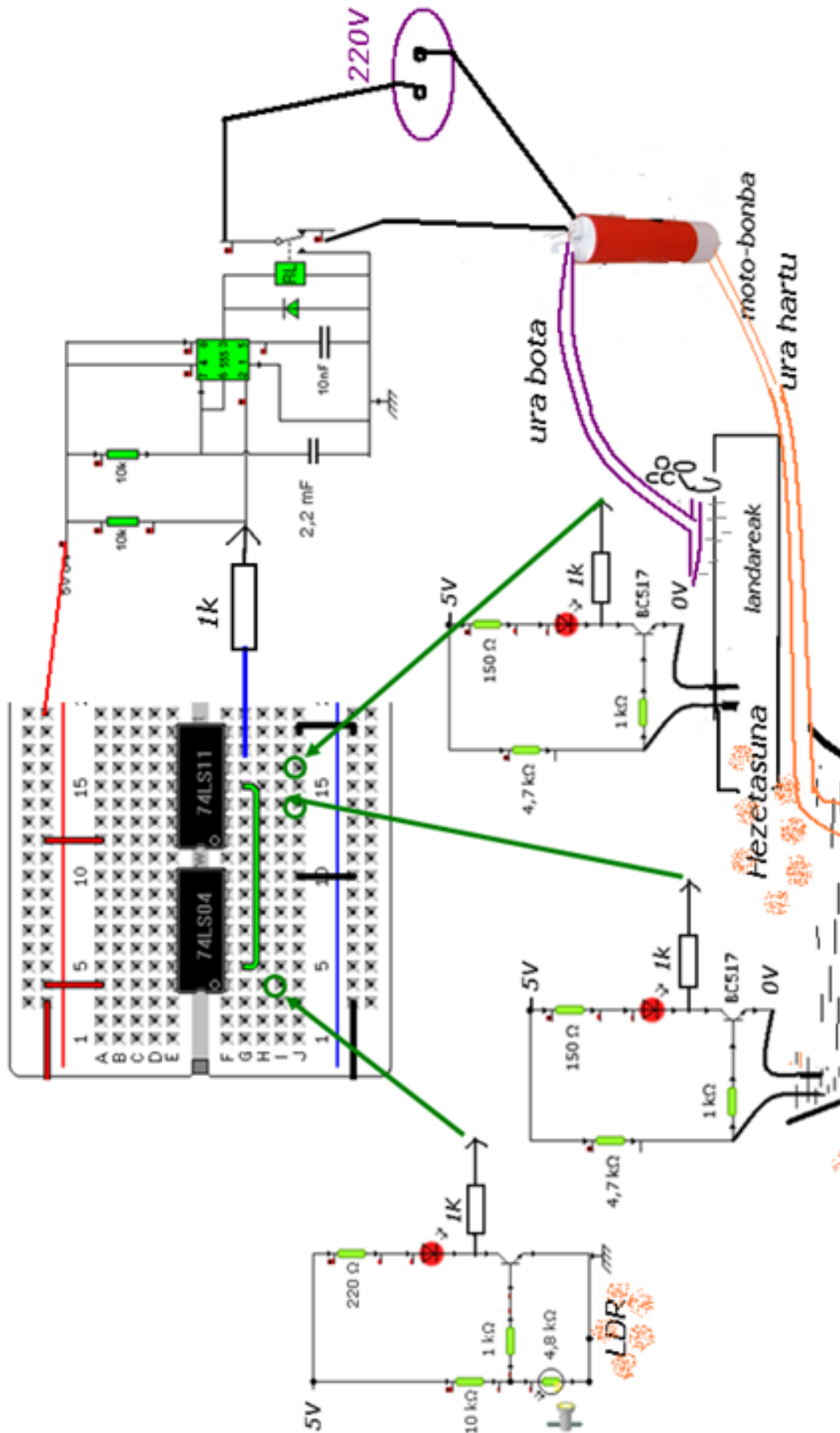
Zirkuitu integratuekin eraikitako zirkuitua, sentsoreentzako eta moto-bonbarentzako konexioak egiteko garaian kontuan hartu behar da:

- . Sentsoreentzako zirkuitu elektronikoak eraiki
- . Moto-bonba aktibatzeke zirkuitu elektronikoa
- . Moto-bonba zenbat denbora aktibatua izan

Kontuan izan behar da sentsoreentzako egindako zirkuitu elektronikoek zein egoeretan ematen duten 5V edo 0V irteeretan

Froga daiteke funtzionatzen duen gabonetako jaiotzetan azaltzen diren moto-bonba txikiak erabiliz edo tailerrean eraikitzen diren beste erakoak.

Ondorengo irudian azaldu nahi izan da adibide bezala "Elektronika analogikoa" dokumentuan agertzen diren zirkuituak erabiliz nola izan zitekeen muntai praktikoa



E7.- Selektibitateko ariketak ebatzita

2015 Ekaina

a.- Funtzio logikoaren ekuazioa

$$F = \bar{A}\bar{B}CD + \bar{A}BC\bar{D} + \bar{A}\bar{B}C\bar{D} + A\bar{B}CD + ABC\bar{D} + A\bar{B}C\bar{D}$$

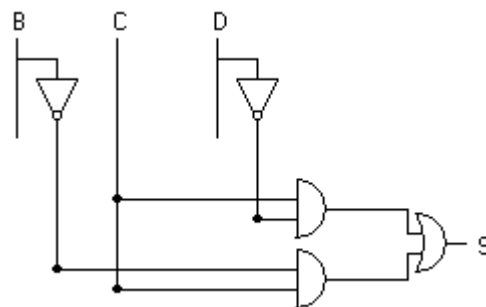
b.- Karnaugh-en mapa

A B		00	01	11	10
C D	00	0	0	0	0
	01	0	0	0	0
	11	1	0	0	1
	10	1	1	1	1

c.- Funtzio erraztua

$$F = \bar{B}C + C\bar{D}$$

d.- Irudika ezazu zirkuitua ahalik eta ate gutxienekin



2015 Uztaila

a.- Sistemaren egia-aula

	D	C	B	A	Alarma
0	0	0	0	0	0
1	0	0	0	1	0
2	0	0	1	0	0
3	0	0	1	1	0
4	0	1	0	0	0
5	0	1	0	1	0
6	0	1	1	0	0
7	0	1	1	1	1
8	1	0	0	0	1
9	1	0	0	1	0
10	1	0	1	0	0
11	1	0	1	1	1
12	1	1	0	0	0
13	1	1	0	1	1
14	1	1	1	0	1
15	1	1	1	1	1

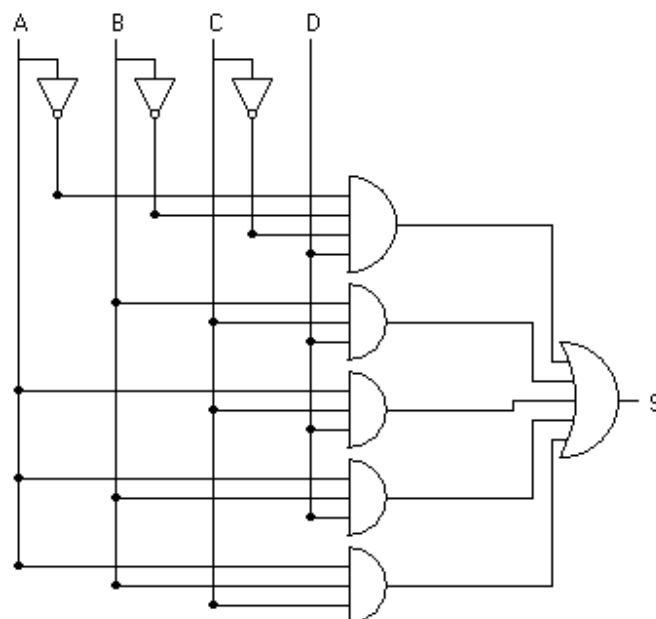
b.- Karnaugh-en mapa

A B					
C	D	00	01	11	10
0	00	0	0	0	0
	01	1	0	1	0
1	11	0	1	1	1
	10	0	0	1	0

c.- Alarma-sistemaren ekuazio minimo sinplifikatua

$$F = ABC + ABD + ACD + BCD + \bar{A}\bar{B}\bar{C}D$$

d.- Alarma-sistema kontrolatzen duen eskema logiko elektronikoa



2014 Ekaina

a.- Funtzio logikoaren ekuazioa

$$F = \bar{A}\bar{B}\bar{C}\bar{D} + A\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}CD + A\bar{B}C\bar{D} + \bar{A}B\bar{C}\bar{D} + A\bar{B}CD$$

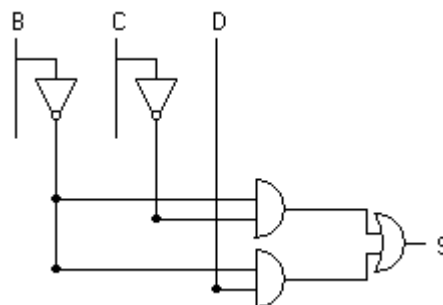
b.- Karnaugh-en mapa

		A B			
D \ C		00	01	11	10
	00	1	0	0	1
	01	1	0	0	1
	11	1	0	0	1
	10	0	0	0	0

c.- Funtzio erraztua

$$F = \bar{B}\bar{C} + \bar{B}D$$

d.- Irudikatu ezazu zirkuitua ahalik eta ate gutxienekin



2014 Uztaila

a.- Sistemaren egia-aula

	D	C	B	A	Alarma
0	0	0	0	0	0
1	0	0	0	1	0
2	0	0	1	0	0
3	0	0	1	1	0
4	0	1	0	0	0
5	0	1	0	1	0
6	0	1	1	0	0
7	0	1	1	1	1
8	1	0	0	0	1
9	1	0	0	1	0
10	1	0	1	0	0
11	1	0	1	1	1
12	1	1	0	0	0
13	1	1	0	1	1
14	1	1	1	0	1
15	1	1	1	1	1

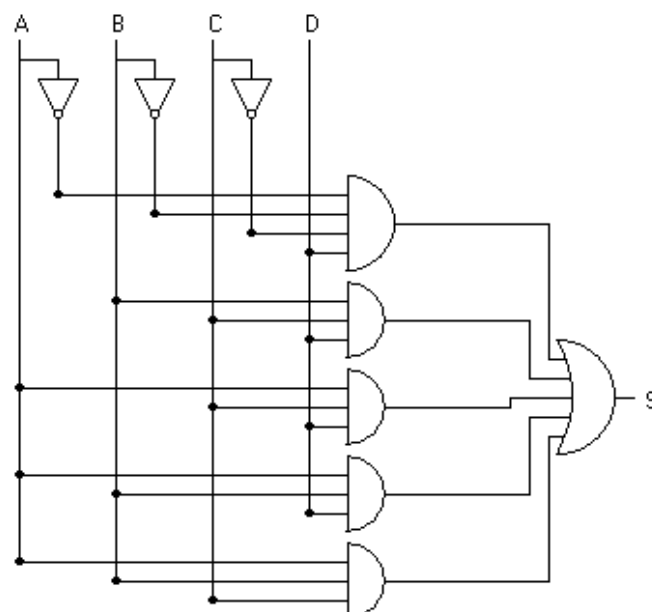
b.- Karnaugh-en mapa

A B					
C	D	00	01	11	10
00	00	0	0	0	0
01	00	1	0	1	0
11	00	0	1	1	1
10	00	0	0	1	0

c.- Alarma-sistemaren ekuazio minimo sinplifikatua

$$F = \bar{A}\bar{B}\bar{C}D + ABC + ABD + ACD + BCD$$

d.- Alarma-sistema kontrolatzen duen eskema logiko elektronikoa



2013 Ekaina

1.- Egia-taula

	D	C	B	A	Nagusia	Sarbidea
0	0	0	0	0	1	0
1	0	0	0	1	1	0
2	0	0	1	0	1	0
3	0	0	1	1	1	0
4	0	1	0	0	0	1
5	0	1	0	1	1	0
6	0	1	1	0	1	0
7	0	1	1	1	1	0
8	1	0	0	0	0	1
9	1	0	0	1	1	0
10	1	0	1	0	1	0
11	1	0	1	1	1	0
12	1	1	0	0	0	1
13	1	1	0	1	1	0
14	1	1	1	0	1	0
15	1	1	1	1	1	0

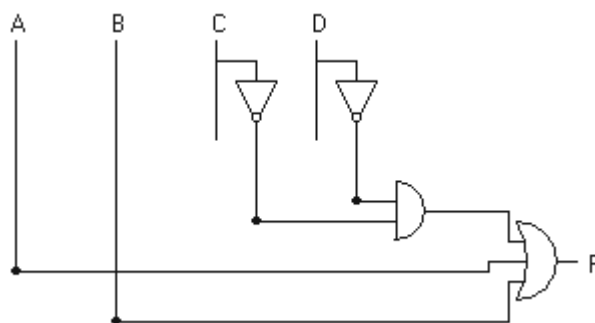
2.- Karnaugh-en mapa

		D C			
B A		00	01	11	10
	00	1	0	0	0
	01	1	1	1	1
	11	1	1	1	1
	10	1	1	1	1

3.- Funtzio logiko sinplifikatua

$$F = A + B + \overline{C}D$$

4.- Errepide nagusiaren semaforoa kontrolatzen duen funtzio sinplifikatuaren eskema logiko elektronikoa



2013 Uztaila

a) Funtzio logikoaren ekuazioa

$$F = \overline{A}\overline{B}\overline{C}\overline{D} + \overline{A}\overline{B}CD + \overline{A}B\overline{C}\overline{D} + \overline{A}B\overline{C}D + \overline{A}BCD$$

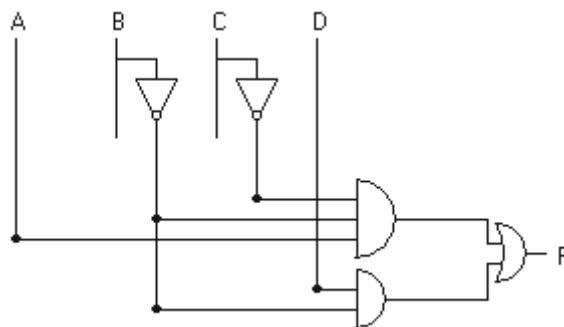
b) Karnaugh-en mapa

D C					
		00	01	11	10
B A	00	0	0	1	1
	01	1	0	1	1
	11	0	0	0	0
	10	0	0	0	0

c) Funtzio sinplifikatua

$$F = \overline{A}\overline{B}\overline{C} + \overline{A}D$$

d) Adierazi berriro zirkuitua ahalik eta ate gutxienekin



2012 Ekaina

a) Motorra kontrolatzeko sistemaren egia-taula

	D	C	B	A	Motorra
0	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	0
3	0	0	1	1	1
4	0	1	0	0	0
5	0	1	0	1	0
6	0	1	1	0	0
7	0	1	1	1	1
8	1	0	0	0	0
9	1	0	0	1	0
10	1	0	1	0	0
11	1	0	1	1	1
12	1	1	0	0	0
13	1	1	0	1	0
14	1	1	1	0	0
15	1	1	1	1	1

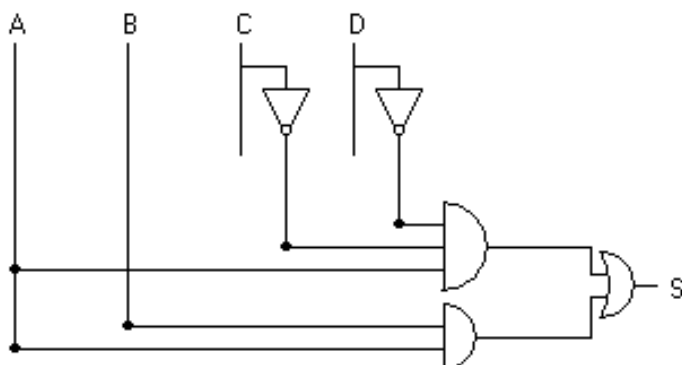
b) Karnaugh-en mapa

		D C			
		00	01	11	10
B A	00	0	0	0	0
	01	1	0	0	0
	11	1	1	1	1
	10	0	0	0	0

c) Funtzio logiko erraztua

$$F = 1B + 1\overline{C}\overline{D}$$

d) Motorra kontrolatzen duen funtzio erraztuaren eskema logiko elektronikoa



2012 Uztaila

a) Funtzio logikoaren ekuazioa

$$F = \overline{A}\overline{B}\overline{C}\overline{D} + \overline{A}\overline{B}\overline{C}D + \overline{A}B\overline{C}\overline{D} + \overline{A}B\overline{C}D + A\overline{B}\overline{C}\overline{D} + A\overline{B}\overline{C}D$$

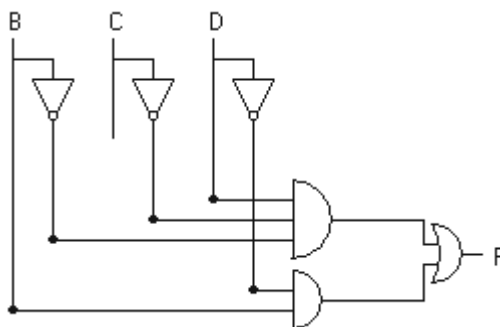
b) Karnaugh-en mapa

D C					
		00	01	11	10
A B	00	0	0	0	1
	01	0	0	0	1
	11	1	1	0	0
	10	1	1	0	0

c) Funtzio erraztua

$$F = \overline{A}\overline{D} + \overline{A}\overline{C}D$$

d) Adierazi zirkuitua ahalik eta ate gutxienekin



2011 Ekaina

a) Funtzio logikoaren ekuazioa

$$F = \overline{A}\overline{B}\overline{C}\overline{D} + \overline{A}BC\overline{D} + \overline{A}B\overline{C}\overline{D} + \overline{A}B\overline{C}D + \overline{A}BCD + A\overline{B}\overline{C}\overline{D}$$

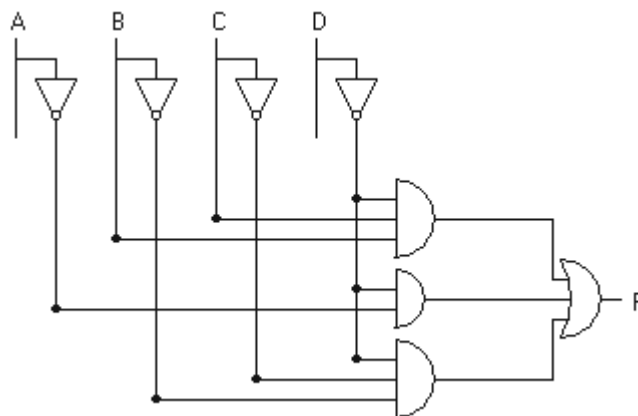
b) Karnaugh-en mapa

		D C			
		00	01	11	10
B A	00	1	1	0	0
	01	1	0	0	0
	11	0	1	0	0
	10	1	1	0	0

c) Funtzio erraztua

$$F = \overline{A}\overline{D} + \overline{B}\overline{C}\overline{D} + \overline{B}CD$$

d) Adierazi zirkuitua ahalik eta ate gutxienekin



2011 Uztaila

a) Argiztapena pizteko sistemaren egia-aula

	D	C	B	A	Argiztapena
0	0	0	0	0	0
1	0	0	0	1	0
2	0	0	1	0	0
3	0	0	1	1	0
4	0	1	0	0	0
5	0	1	0	1	1
6	0	1	1	0	1
7	0	1	1	1	1
8	1	0	0	0	1
9	1	0	0	1	1
10	1	0	1	0	1
11	1	0	1	1	1
12	1	1	0	0	1
13	1	1	0	1	1
14	1	1	1	0	1
15	1	1	1	1	1

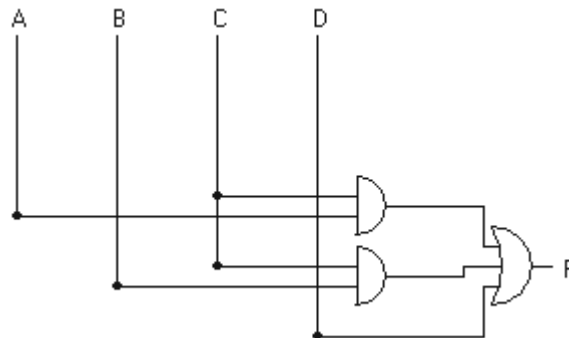
b) Karnaugh-en mapa

		D C			
		00	01	11	10
B A	00	0	0	1	1
	01	0	1	1	1
	11	0	1	1	1
	10	0	1	1	1

c) Funtzio logiko erraztua

$$F = 4C + 3C + 2$$

d) Argiztapena pizteko sistema kontrolatzen duen funtzio erraztuen eskema logiko elektronikoa



2010 Ekaina

a) Funtzio logikoaren ekuazioa

$$F = \overline{A}BC\overline{D} + \overline{A}\overline{B}C\overline{D} + \overline{A}\overline{B}CD + \overline{A}B\overline{C}\overline{D} + \overline{A}B\overline{C}D + \overline{A}BCD$$

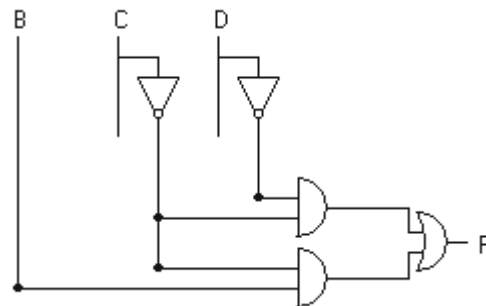
b) Karnaugh-en mapa

		D C			
		00	01	11	10
A B	00	1	0	0	0
	01	1	0	0	0
	11	1	0	0	1
	10	1	0	0	1

c) Funtzio erraztua

$$F = \overline{B}C + \overline{C}D$$

d) Adierazi zirkuitua ahalik eta ate gutxienekin



2010 Uztaila

a) Atea irekitzeko sistemaren egia-taula

	D	C	B	A	Atea
0	0	0	0	0	0
1	0	0	0	1	0
2	0	0	1	0	0
3	0	0	1	1	1
4	0	1	0	0	0
5	0	1	0	1	1
6	0	1	1	0	0
7	0	1	1	1	1
8	1	0	0	0	0
9	1	0	0	1	1
10	1	0	1	0	0
11	1	0	1	1	1
12	1	1	0	0	0
13	1	1	0	1	1
14	1	1	1	0	0
15	1	1	1	1	1

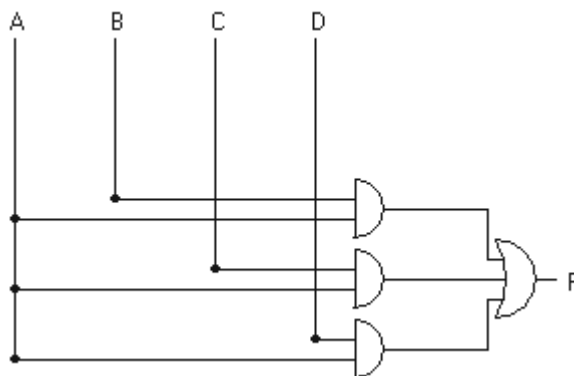
b) Karnaugh-en mapa

		D C			
		00	01	11	10
B A	00	0	0	0	0
	01	0	1	1	1
	11	1	1	1	1
	10	0	0	0	0

c) Funtzio logiko erraztua

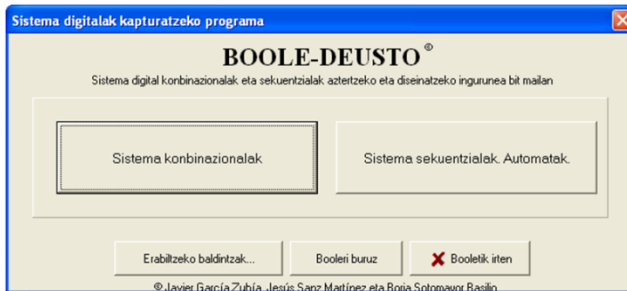
$$F = 4B + 4C + 4D$$

d) Atea irekitzeko eta ixteko sistema kontrolatzen duen funtzio erraztuaren eskema logiko elektronikoa



E8.- BOOLE DEUSTO

ZERTARAKO ERABILIKO DA PROGRAMA HAU



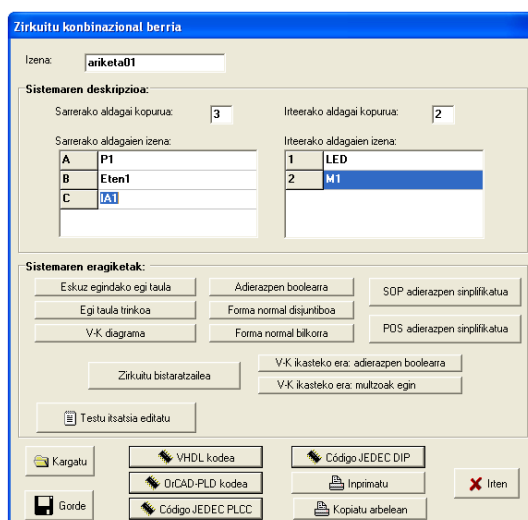
- . EGIA-TAULA OSATZEKO
- . FUNTZIOA EDO EKUAZIOA LORTZEKO
- . FUNTZIOA LABURTZEKO
- . ZIRKUITU LOGIKOA ATERATZEKO
- . FUNTZIOA LABURTZEN IKASTEKO

OHARRA: Ondorengo guztia egiten hasi baino lehen, aldeztu aurretik ariketaren egia-aula osatuta izan paperean

1.- Hasierako datuak bete behar dira:

- . Izena
- . Sarrerako aldagai kopurua
- . Irteera kopurua

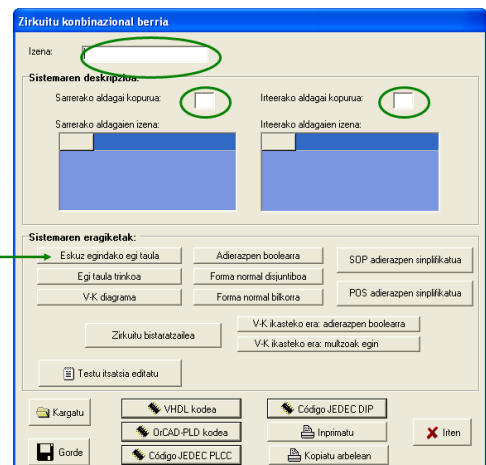
Ariketa ulergarriagoa izateko sarrera eta irteeren izenak alda daitezke:



Osatu
borobildutakoak

eta ondoren

klikatu hemen



Adibidez:

A, B, C ordeztu: P1, Eten1

1, 2 ordeztu: LED, M1

2.- Sakatu "Eskuz egindako egi taula"

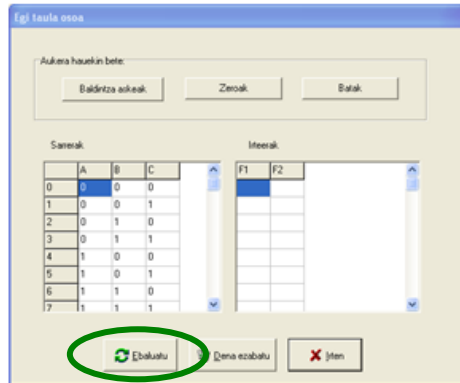


Paperean osatutako
egia-aula betetzen joan

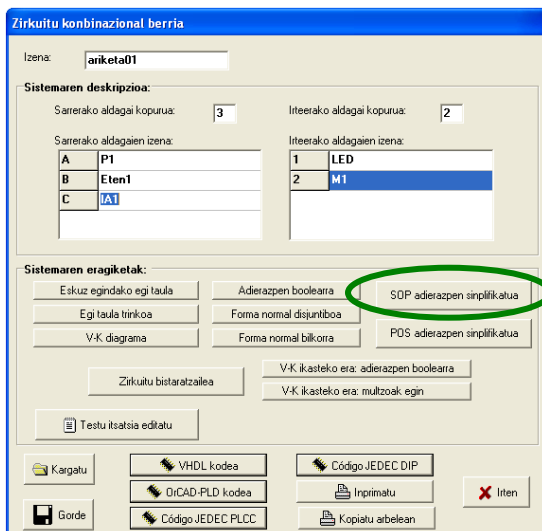
Konbinazio bakoitzari dagokion irteeran
Xaguaren ezkerrekoa sakatzuz azaltzen
doaz 0, 1, X

Egia-Taula gordetzeko

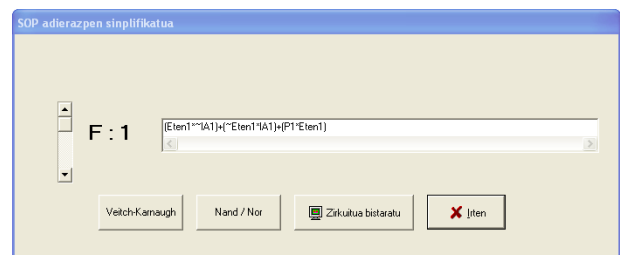
"Ebaluatu" sakatu



Berriro pantaila hau agertuko da

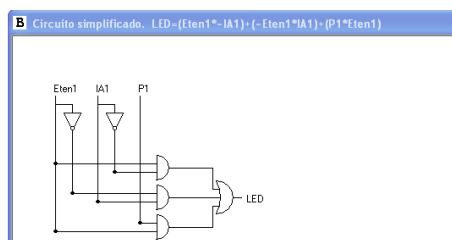


"SOP adierazpen sinplifikatua"
sakatu ondoren ondorengo leihoa
zabaltzen da

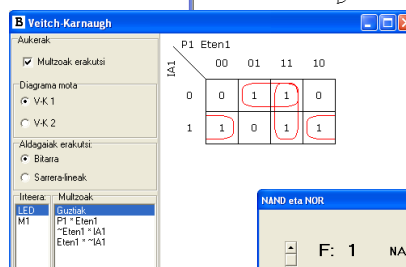


Hiru aukera

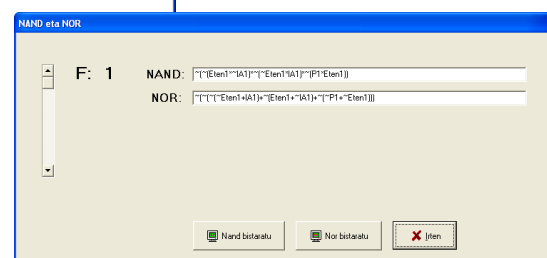
. zirkuitua bistaratu



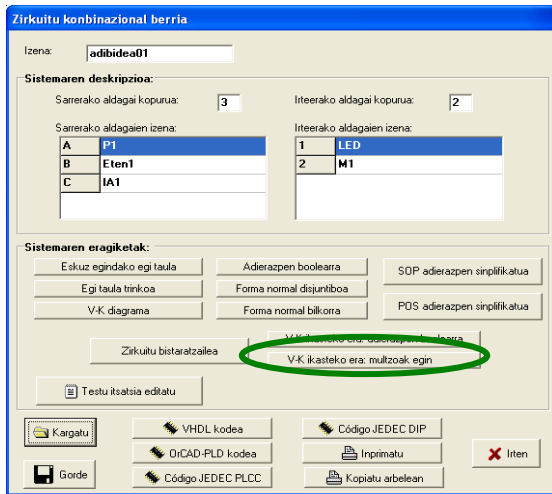
. karnaugh



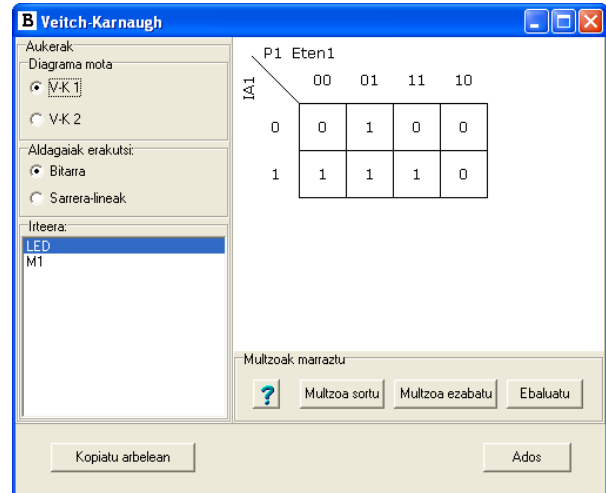
. NAND / NOR



Funtzioak laburtzen ikasteko

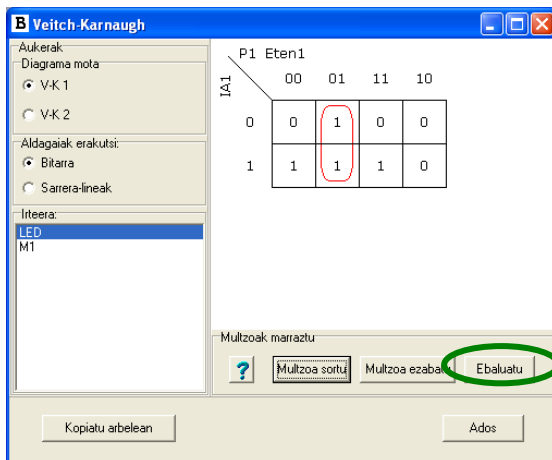


V.K. ikasteko era: multzoak egin



1.- Multzoak sortu:

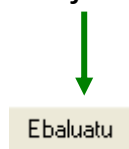
multzoak egiteko, hartu nahi diren “1” ekoen gainean sakatu



“1” hauek gorritz jartzen dira
ondoren **Multzoa sortu** sakatu,

aukeratutako batekoak
bilduko ditu

2.- Ondo edo gaizki egin den jakiteko



E9.- Multiplexerraren erabilera bat

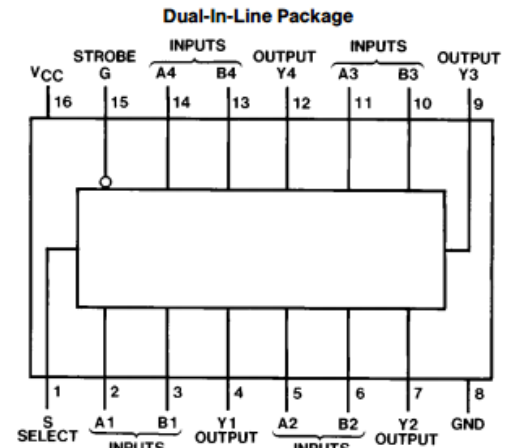
Erloju batean ordua eta alarma daude baina ezin dira momentu berean display edo erakusle berdinean ikusi. Horretarako pultsadore edo etengailu bat dago aukeratzeko zein ikusi momentu bakoitzean.

Adibide bezala hemen erabili da 74157 multiplexerra. Bi sarrerakoa da eta hemen ikus daiteke txiparen hanka banaketa.

Multiplexerraren egia-taula:

Inputs				Output Y
Strobe	Select	A	B	
H	X	X	X	L
L	L	L	X	L
L	L	H	X	H
L	H	X	L	L
L	H	X	H	H

H = High Level, L = Low Level, X = Don't Care



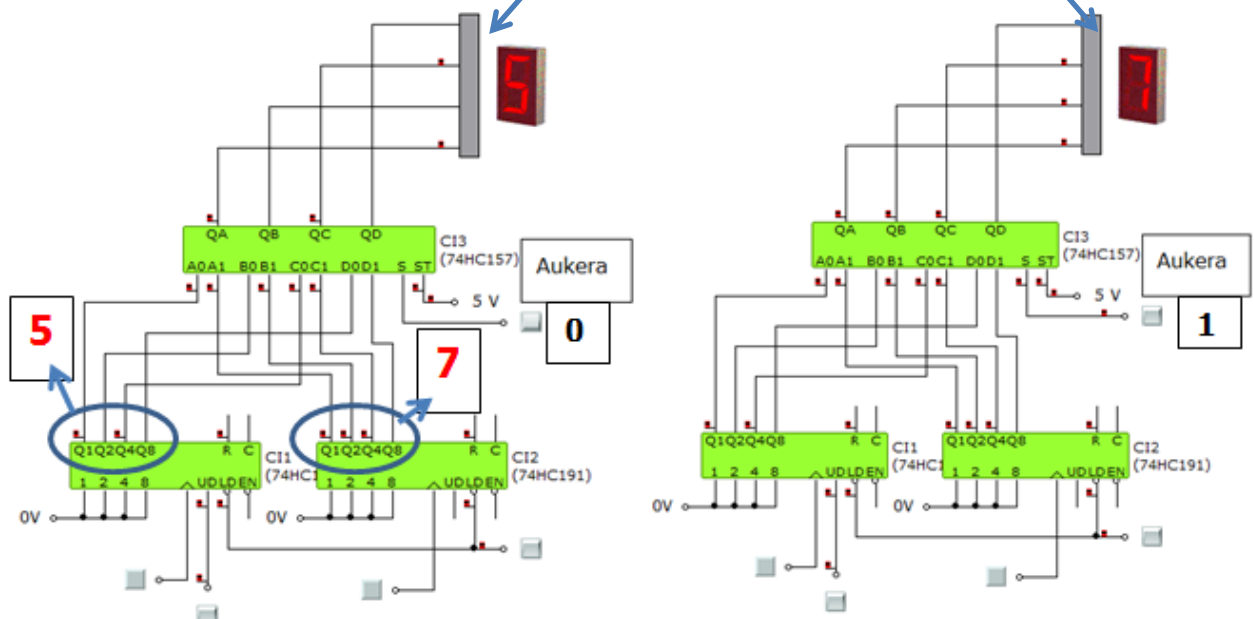
Strobe = 0 dagoen bitartean

Select = 0 : "A"n dagoena kanporatzen da

Select = 1 : "B"n dagoena kanporatzen da

Digitu baten adibidea dagoela egina hemen. Orduak eta minutuak erakusteko lau horrelako beharko lirateke.

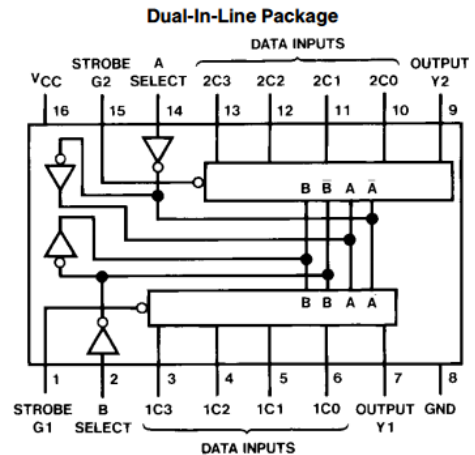
Praktikan, Display honen ordeztu: **7segmentuko deskodetzailea + erresistentziak + display** erabili behar dira



LAU sarrerako multiplexerra erabiliz 74153

Kasu honetan hiru kontadore (edo hiru sentzore, hiru datu ,,,) momentu berean display edo erakusle berdinean erakutsi nahi dira. Horretarako pultsadore baten bitartez bi JK baskulak erabili dira aukeratzeko zein datu **erakutsi** displayan.

74153 multiplexerra lau sarrerakoa da eta hemen ikus daiteke txiparen hanka banaketa.



Select Inputs		Data Inputs				Strobe	Output
B	A	C0	C1	C2	C3	G	Y
X	X	X	X	X	X	H	L
L	L	L	X	X	X	L	L
L	L	H	X	X	X	L	H
L	H	X	L	X	X	L	L
L	H	X	H	X	X	L	H
H	L	X	X	L	X	L	L
H	L	X	X	H	X	L	H
H	H	X	X	X	L	L	L
H	H	X	X	X	H	L	H

Select inputs A and B are common to both sections.

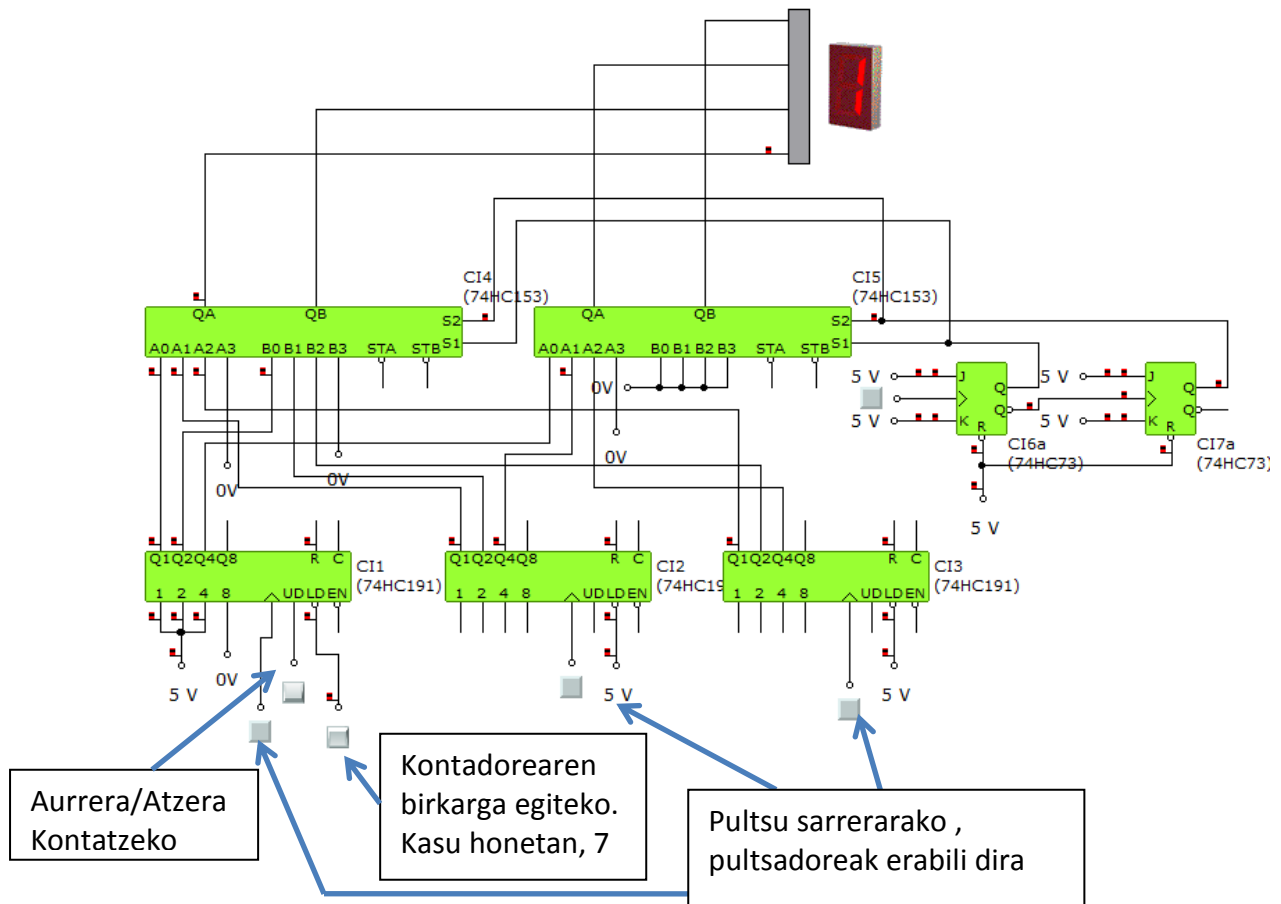
H = High Level, L = Low Level, X = Don't Care

. Zein sarrera kanporatu aukeratzeko:

Select Inputs : B A

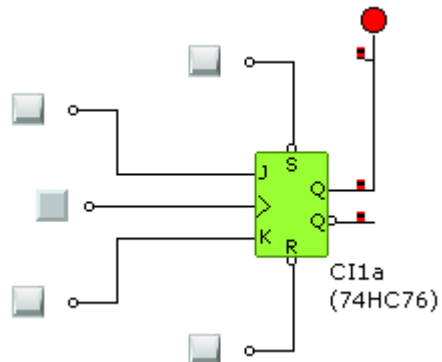
. Multiplexarra aktibatzeko:

Strobe: G



E10.- SEKUENTZIAL ARIKETAK: BASKULAK. KRONOGRAMAK

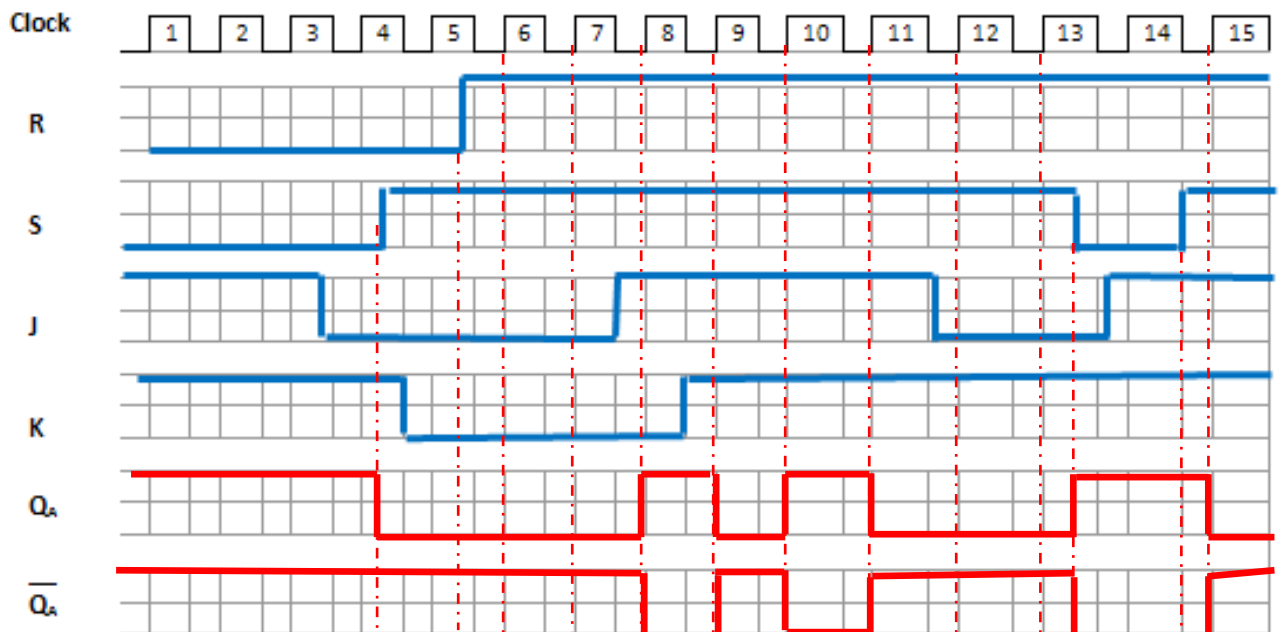
1.- 7476 txipak bi Baskula dauzka barnean. Egia-taula ondokoa da.



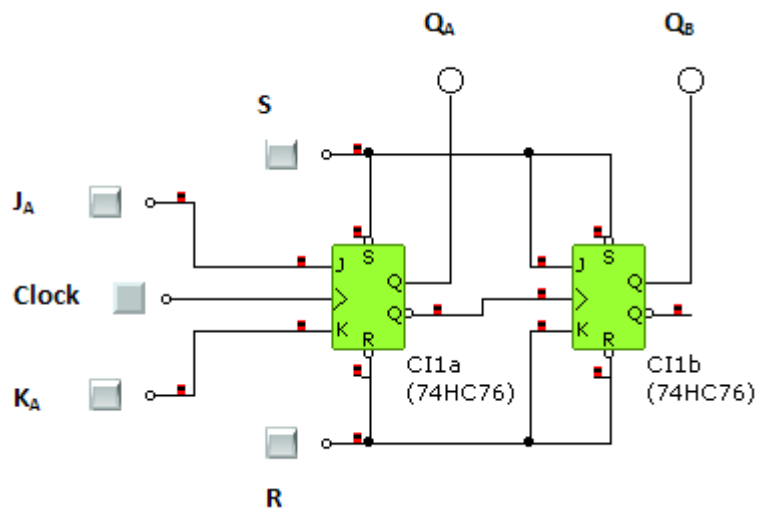
Inputs					Outputs	
PR	CLR	CLK	J	K	Q	$\bar{Q}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H	H
H	H	$\neg$	L	L	Q_0	$\bar{Q}_0$
H	H	$\neg$	H	L	H	L
H	H	$\neg$	L	H	L	H
H	H	$\neg$	H	H	Toggle	

Froga ezazu baskula honen funtzionamendua eta kronograma osatu

Txip honek Clock Pulse: 0tik – 1era



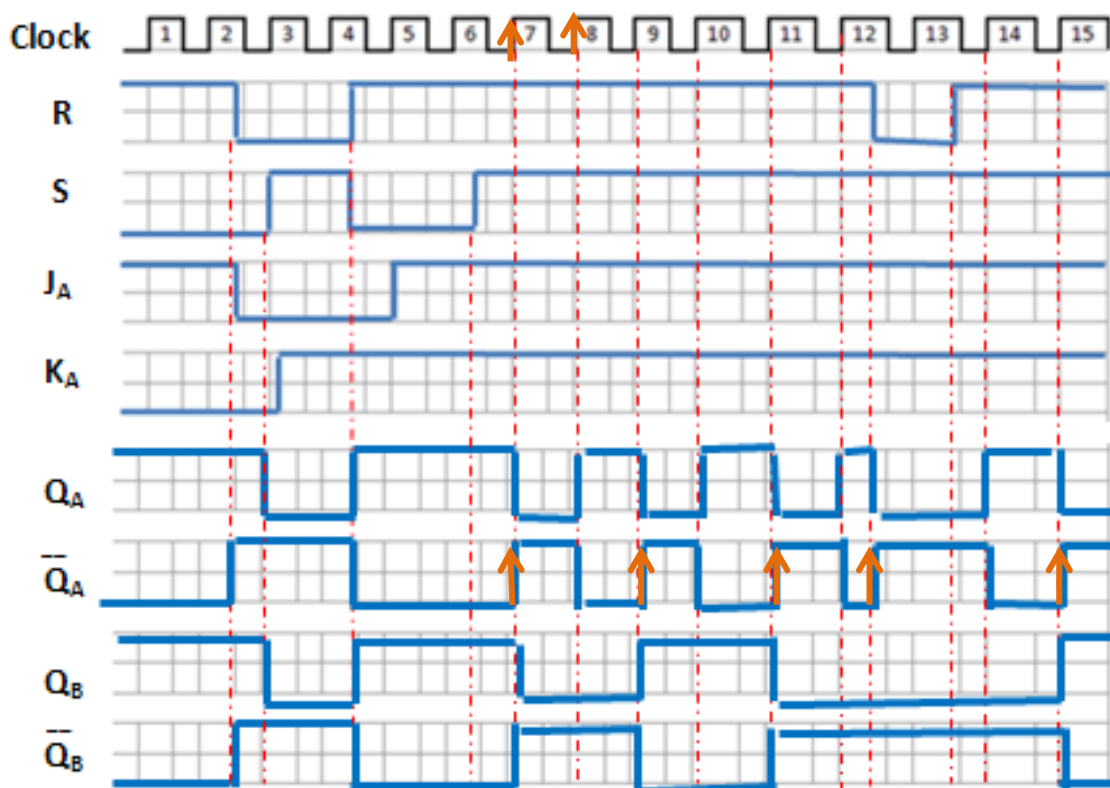
2.- Oraingoan 2 baskula elkartu dira. Lehenengo baskularen $\bar{Q}$ irteeratik B baskularen clock sarrerara konektatuta da



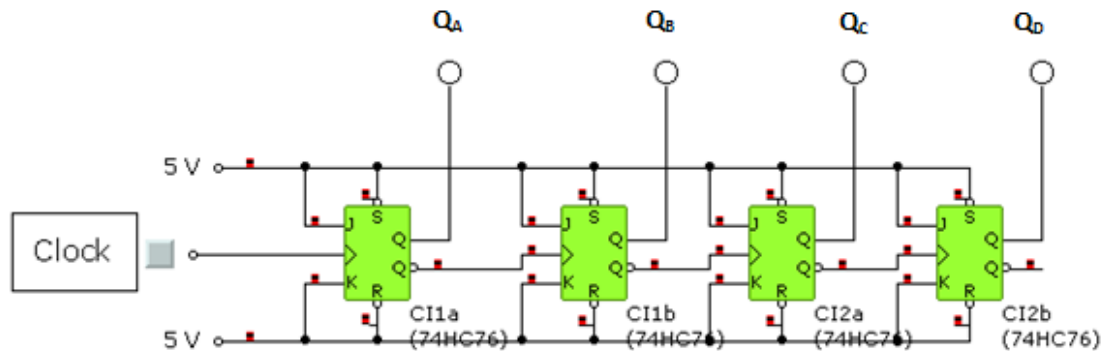
Froga ezazu zirkuitu honen funtzionamendua eta kronograma osatu

Txip honek Clock Pulse: 0tik – 1era

Q_B baskulak, Clock $\bar{Q}_A$ -tik dauka

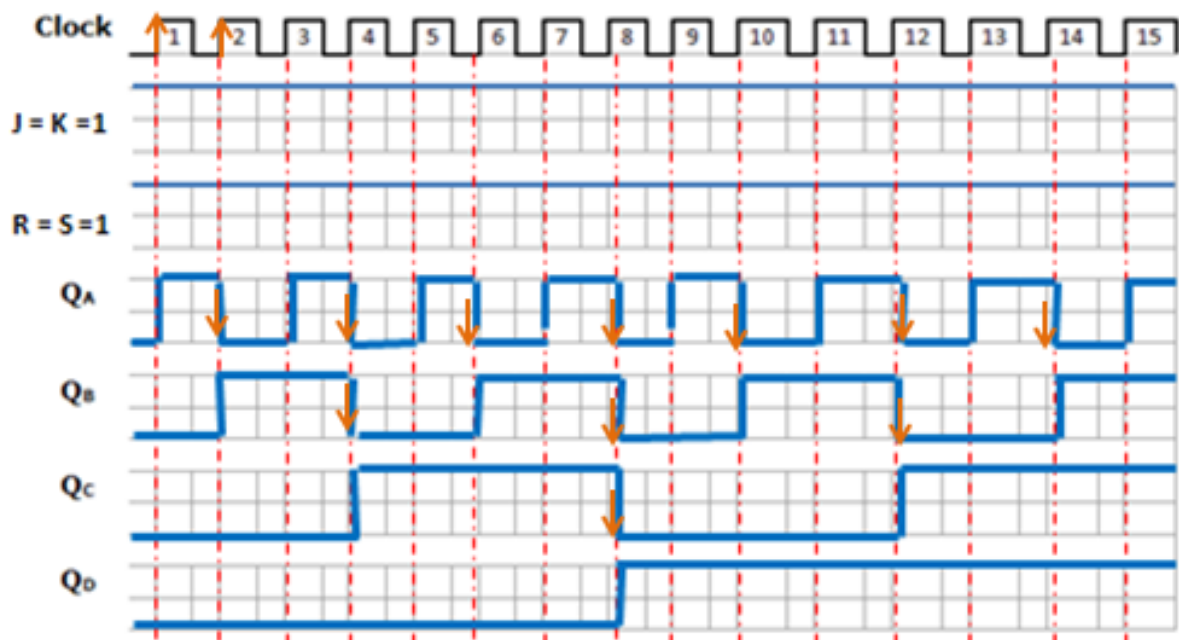


3.- Oraingoan 4 baskula elkartu dira. Baskula bakoitzaren $\bar{Q}$ irteeratik ondorengo baskularen clock sarrerara konektatu da, eta $J = K = 1$



Simula ezazu zirkuitu honen funtzionamendua eta kronograma osatu

Txip honek Clock Pulse: 0tik – 1era



Kontuan hartu baskula bakoitzaren

Clock-pulse zein den:

Q_A – Pultsadorea

Q_B – $\bar{Q}_A$

Q_C – $\bar{Q}_B$

Q_D – $\bar{Q}_C$

Kronograman ez da azaltzen $\bar{Q}$ –rik, baina pultsu sarrerara doaz, beraz: Q_A "1" etik "0"ra pasatzerakoan $\bar{Q}_B$ "0"tik "1"era pasatzen da

4.- Oraingoan D erako baskula. Baskula bakoitzaren $\bar{Q}$ irteeratik ondorengo baskularen clock sarrerara konektatu da eta baita baskula bakoitzaren bere D sarrerara ere.

D Baskularen egia-aula ondoko taulan agertzen da.

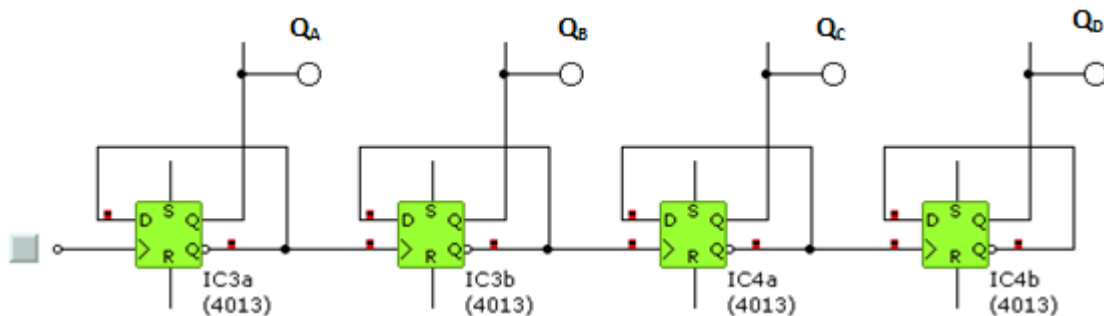
Kontuan hartzekoak:

. Clock

. $R = S = 1 \Rightarrow Q_A = \bar{Q}_A = 1$

CL (Note 1)	D	R	S	Q	$\bar{Q}$
0	0	0	0	0	1
1	0	0	0	1	0
x	0	0	0	Q	$\bar{Q}$
x	x	1	0	0	1
x	x	0	1	1	0
x	x	1	1	1	1

Egia-aula ulertu ondoren atera ezazu ondorengo zirkuituaren kronograma



Kontuan hartu baskula bakoitzaren

Clock-pulse zein den:

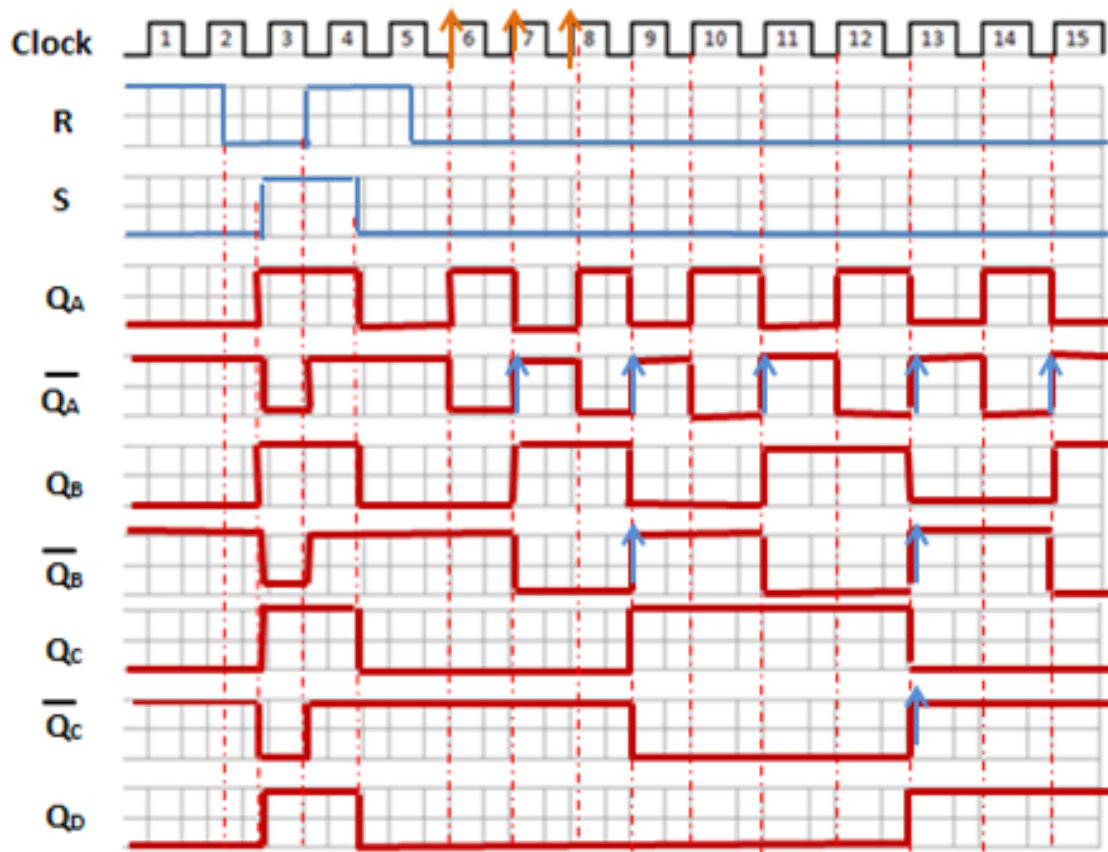
Q_A – Pultsadorea

Q_B – $\bar{Q}_A$

Q_C – $\bar{Q}_B$

Q_D – $\bar{Q}_C$

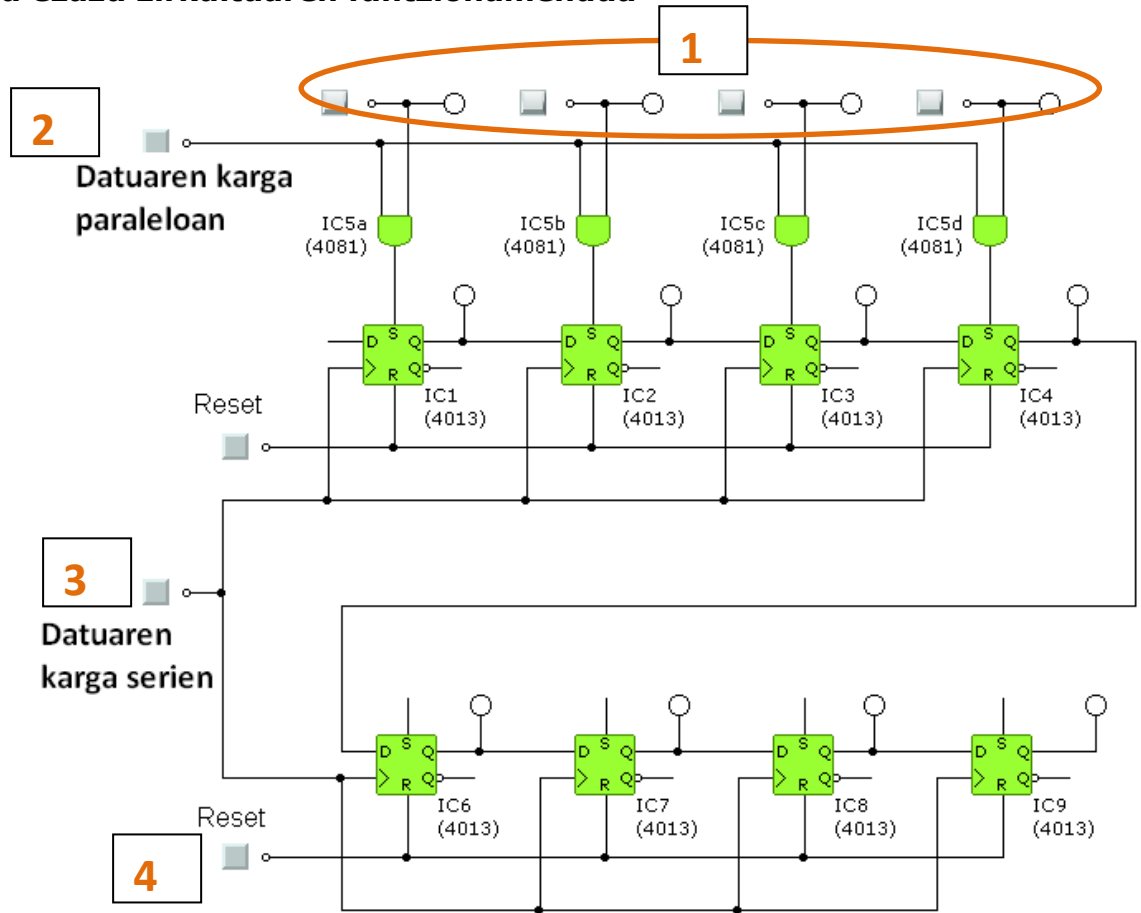
Q_A “1”etik “0”ra pasatzerakoan $\bar{Q}_B$ “0”tik “1”era pasatzen da



5.- Oraingoan D erako baskulak erabili dira beste eginkizun baterako.

Bi eratan transmititzen dira datuak: paraleloan eta serien

Azaldu ezazu zirkuituaren funtzionamendua



Baskularen egia-aula kontuan izan behar da:

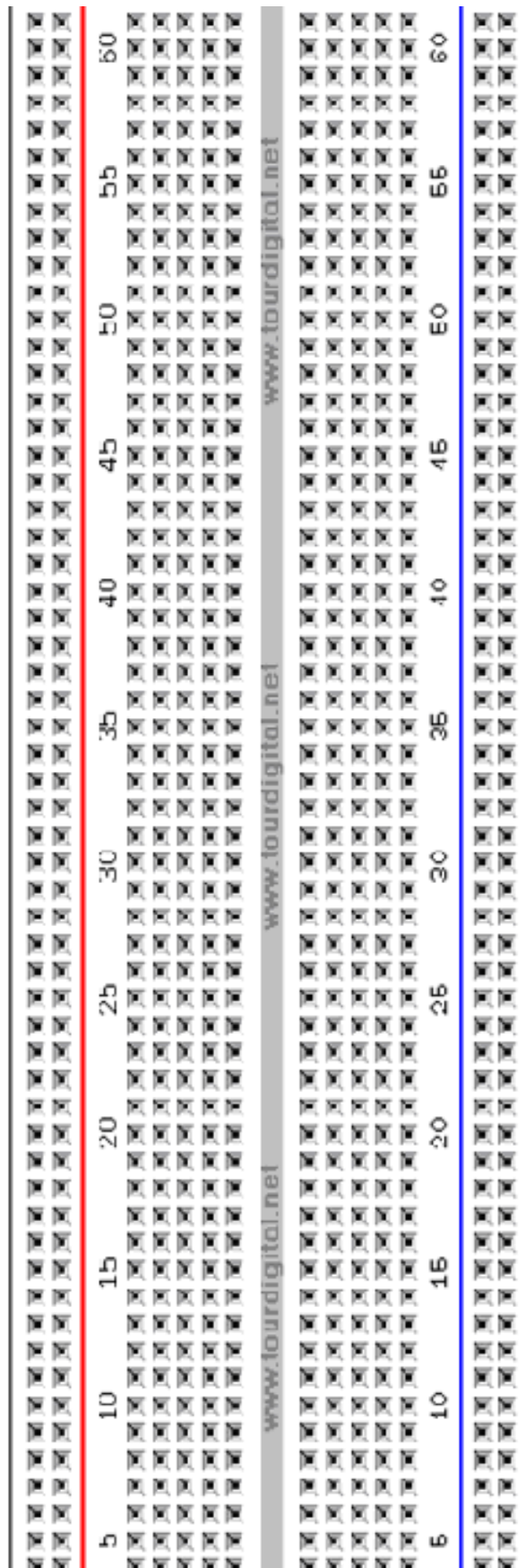
- 1** Pultsadore hauekin datua prestatzen da
- 2** AND ate logikoaren egia-taularen arabera, $S=1$ egiten den baskuletan Q irteerak $=1$ izango dira eta besteak 0. Karga paraleloan egiteko **2** pultsadorea sakatzuz lortzen da.
- 3** Pultsadore hau sakatzen den bakoitzean Clock Pulse guztitara konektatuta dagoenez eta $R = S = 0$ dauden bitartean "D" sarreran daukaten balioa hurrengo baskulara igaroko da. Horrela 4 aldiz sakatzean, paraleloan sartu den 4 bit-eko datua serien pasako dira bigarren blokeko 4 baskuletara.
- 4** Reset sakatzean (egia-taulan $R = 1$ $S = 0$) baskula guztiak "0"-ra doaz

CL (Note 1)	D	R	S	Q	$\bar{Q}$
✓	0	0	0	0	1
✓	1	0	0	1	0
✓	x	0	0	Q	$\bar{Q}$
x	x	1	0	0	1
x	x	0	1	1	0
x	x	1	1	1	1

Clock	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Q_A															
Q_B															
Q_C															
Q_D															

Clock	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
R															
S															
Q_A															
$\overline{Q_A}$															
Q_B															
$\overline{Q_B}$															
Q_C															
$\overline{Q_C}$															
Q_D															

E11.- ProtoBOARD



[illegible]

Blank sheet with horizontal lines and a grid of small squares for digital electronics exercises.

The grid is divided into sections labeled A through J, with columns numbered 1 to 60.

Section A (rows 1-6):

	1	5	10	15	20	25	30	35	40	45	50	55	60
1													
2													
3													
4													
5													
6													

Section B (rows 7-12):

	1	5	10	15	20	25	30	35	40	45	50	55	60
7													
8													
9													
10													
11													
12													

Section C (rows 13-18):

	1	5	10	15	20	25	30	35	40	45	50	55	60
13													
14													
15													
16													
17													
18													

Section D (rows 19-24):

	1	5	10	15	20	25	30	35	40	45	50	55	60
19													
20													
21													
22													
23													
24													

Section E (rows 25-30):

	1	5	10	15	20	25	30	35	40	45	50	55	60
25													
26													
27													
28													
29													
30													

Section F (rows 31-36):

	1	5	10	15	20	25	30	35	40	45	50	55	60
31													
32													
33													
34													
35													
36													

Section G (rows 37-42):

	1	5	10	15	20	25	30	35	40	45	50	55	60
37													
38													
39													
40													
41													
42													

Section H (rows 43-48):

	1	5	10	15	20	25	30	35	40	45	50	55	60
43													
44													
45													
46													
47													
48													

Section I (rows 49-54):

	1	5	10	15	20	25	30	35	40	45	50	55	60
49													
50													
51													
52													
53													
54													

Section J (rows 55-60):

	1	5	10	15	20	25	30	35	40	45	50	55	60
55													
56													
57													
58													
59													
60													

